

506,719
Rec'd R/PTO 507 SEP 2004

(12)特許協力条約に基づいて公開された国際出願

10/506719

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004年7月29日 (29.07.2004)

PCT

(10) 国際公開番号
WO 2004/063981 A1

(51) 国際特許分類⁷: G06K 19/077, H05K 7/14 (71) 出願人(米国を除く全ての指定国について): ソニー
株式会社 (SONY CORPORATION) [JP/JP]; 〒1410001
東京都品川区北品川6丁目7番35号 Tokyo (JP).

(21) 国際出願番号: PCT/JP2004/000035 (72) 発明者; および

(22) 国際出願日: 2004年1月7日 (07.01.2004) (75) 発明者/出願人(米国についてのみ): 菅原典夫 (SUGAWARA, Norio) [JP/JP]. 安藤敬 (ANDO, Takashi) [JP/JP]. 山中広明 (YAMANAKA, Hiroaki) [JP/JP].

(25) 国際出願の言語: 日本語 (74) 代理人: 中村友之 (NAKAMURA, Tomoyuki); 〒1050001 東京都港区虎ノ門1丁目2番3号虎ノ門第一ビル9階三好内外国特許事務所内 Tokyo (JP).

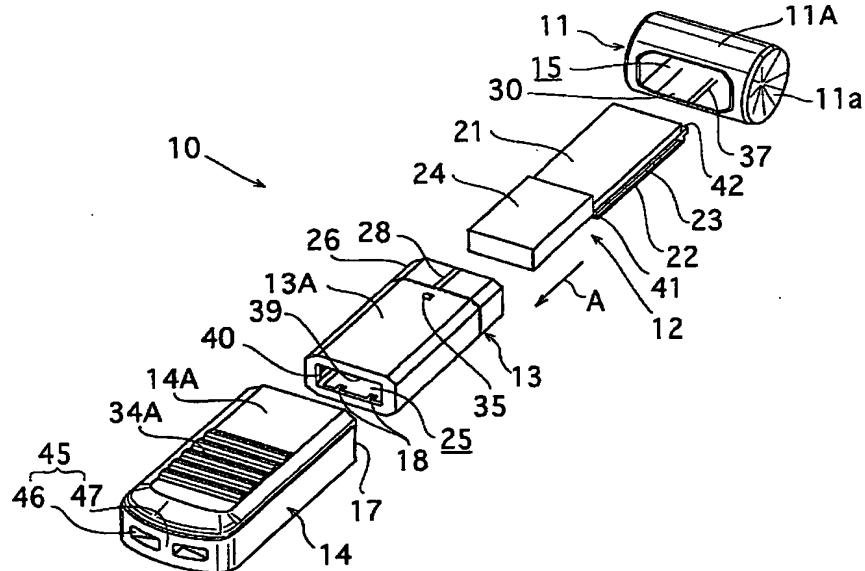
(26) 国際公開の言語: 日本語 (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM,

(30) 優先権データ:
特願2003-002675 2003年1月8日 (08.01.2003) JP
特願2003-156072 2003年5月30日 (30.05.2003) JP
特願2003-400876 2003年11月28日 (28.11.2003) JP

[続葉有]

(54) Title: EXTERNAL MEMORY DEVICE

(54) 発明の名称: 外部記憶装置



(57) Abstract: An external memory device where mis-assembly of components having predetermined assembly configuration is prevented so that the variation in quality can be reduced. An external memory device (10) has a body (11), a memory board (12) with a connector (24), a board holder (13) for fixing the memory board (12) to the body with the connector (24) projected to the outside, and a cap (14) detachable from the board holder (13) and protecting the connector (24). Means (38, 37, 40, 32) for preventing mis-assembly are arranged between the body (11), memory board (12), and board holder (13).

(57) 要約: 組付姿勢が定められた部品間の誤組付を防止して品質のバラツキの発生を抑止できる外部記憶装置を提供すること。 本体11と、コネクタ24を有するメモリ基板12と、コネクタ24を外部へ突出させた状態でメモリ基板12を本

[続葉有]

WO 2004/063981 A1



DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH,

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイドスノート」を参照。

明細書

外部記憶装置

5

技術分野

本発明は、パーソナルコンピュータ等の外部記憶媒体として交換又は持ち運びが可能な外部記憶装置に関する。

背景技術

10 従来、各種データ又は音声／画像などの記録・保存が可能な記憶装置又は記憶素子として、パーソナルコンピュータ等の機器本体に固定内蔵したものと、機器本体に任意に着脱可能（もしくは交換可能）なものとがある。

そして、機器本体に対して自由に取り外しができる外部記憶装置として、例えばフレキシブルディスク装置などの場合は、ワンタッチで着脱することができ、目的や対象などに対応して使い分けてデータ類を記録・保存し得るので、整理などを行い易いという大きな利点がある。

しかし、フレキシブルディスクの場合は、データ類の記録・保存において、信頼性の点で不十分であるばかりでなく、アクセス時間も遅いという不都合がある。また、軽薄短小化の動向に対応してコンパクト化すると、必然的に記憶媒体の面積が小さくなり、記憶容量も低減するので、小型かつ高容量化には限界がある。

25 一方、半導体メモリを外部記憶装置として用いる場合、フレキシブルディスクにおける欠点、すなわちデータ類の記録・保

存の信頼性の問題や、アクセス時間が遅いという問題を解消できるという利点がある。

ここで、従来の半導体メモリを使用した外部記憶装置においては、例えば特開2003-281490号公報に開示されているようなカード型のものが広く知られている。しかし、このようなカード型の外部記憶装置においては、それを読み書きするドライブ装置の汎用性に欠け、ユーザーにとっては使い勝手が悪い。

そこで本出願人は、パーソナルコンピュータのU S B (Universal Serial Bus) ポート等に差し込んで利用する形態の外部記憶装置を先に提案した（特開2003-281490号公報）。この外部記憶装置は、専用のドライブ装置を必要とせず、パーソナルコンピュータに一般的に付属されているU S B ポートに差し込むだけでデータの保存や読み出しが可能であるので非常に利便性に富む。図58～図60に上記外部記憶装置の構成を示す。

従来の外部記憶装置1は、合成樹脂製の本体2に、半導体メモリが搭載されたメモリ基板6を収容した合成樹脂製の基板ホルダ5が挿着され、そのメモリ基板6の一端縁部に取り付けられたコネクタ等外部接続端子3を本体2の外部へ露出させた構造を有している。

そして、使用時には、外部接続端子3が図示しないパーソナルコンピュータのU S B ポート等に接続されることによって、当該半導体メモリに記録された情報が読み出されたり、当該半導体メモリへ情報が記録される。また、非使用時には、合成樹脂製のキャップ4を本体2に装着することによって、外部接続

端子 3 を塵埃の付着などから防護し、情報の正確な読み出しや記録・保存を確保するようにしている。

この他本出願人は先に、特開平 6-312593 号公報、特開平 11-354213 号公報及び特開 2001-1603
5 90 号公報を提案している。

発明の開示

さて、上述したような U S B 対応の外部記憶装置 1 は、本体 2、キャップ 4、基板ホルダ 5 及びメモリ基板 6 の 4 つの部品 10 の結合体として構成されており、製品形態としては、本体 2、基板ホルダ 5 及びメモリ基板 6 がそれぞれ一体的に固定され、キャップ 4 は基板ホルダ 5 に対して着脱自在とされる。

ここで問題となるのは、これら本体 2、基板ホルダ 5 及びメモリ基板 6 のそれぞれの間に組付け姿勢が定められており、これらの部品がひとつでも誤った姿勢で組み付けられると、製品 15 としての信頼性が損なわれる場合があるということである。特に、この種の外部記憶装置は、主としてデザイン的な観点を理由としてその表裏面に対称性を持たせているために外観上の表裏の区別がつきにくく、組付工程において部品の誤組付が発 20 生し易い。

上記のように部品間の組付け姿勢が規定されている理由としては種々存在するが、その一例としては、図 59 に示すように、メモリ基板 6 が本体 2 の中心線 2C に対して裏面側へオフセットして位置するためである。これは、メモリ基板 6 の一端 25 縁部に設けられる外部接続端子 3 の軸心を本体 2 の軸心 2C 上に位置させるための設計上の理由に依る。この場合、本体 2

と基板ホルダ 5との間でメモリ基板 6のガタツキを防ぐ機構を設ける際、当該機構はメモリ基板 6のオフセット位置に対応した部位に設けられことになるため、本体 2及び基板ホルダ 5の内部構成に表裏方向の非対称性が生まれることとなる。

5 ところが、上記のような理由などにより部品の内部構成に表裏方向の非対称性を持たせていても、作業者が部品の誤組付を認識できない場合がある。部品の誤組付が認識されないまま組付工程が遂行されると、適正に部品が組み付けられた製品と比較して機能的に不十分であったり耐久性が劣っているなど、製品としての品質に関する問題にまで発展する場合があるとともに、製品の品質にバラツキを生じさせる結果となる。

特に、上記の問題は、この種の外部記憶装置の小型化によつてより顕著なものとなる。

15 例えは、ノートブックタイプと呼ばれる携帯型のパーソナルコンピュータなどに当該外部記憶装置を使用する場合においては、パーソナルコンピュータの側面等に設けられているU S B ポートからの突出量が大きく、ユーザーに対し扱いに煩わしさを感じさせがあるので、外部記憶装置の小型化を図りたい場合がある。このような場合、小型化された各部品の組付けの際ににおける部品の表裏の区別はより一層困難性を増し、誤った方向で組付ける可能性が高まってしまう。

本発明は上述の問題に鑑みてなされ、組付姿勢が定められた部品間の誤組付を防止して品質のバラツキの発生を抑止できる外部記憶装置を提供することを課題とする。

図 1 は、本発明の第 1 の実施の形態による外部記憶装置 10 の平面図である。

図 2 は、同側面図である。

図 3 は、外部記憶装置 10 のキャップを取り外して見たとき 5 の平面図である。

図 4 は、同側面図である。

図 5 は、外部記憶装置 10 の本体 11 側とキャップ 14 とを分離して示す斜視図である。

図 6 は、外部記憶装置 10 の分解斜視図である。

10 図 7 は、基板ホルダ 13 の裏面 13B 側斜視図である。

図 8 は、基板ホルダ 13 の基板挿通孔 25 を示す斜視図である。

図 9 は、本体 11 の正面図である。

図 10 は、キャップ 14 の内部構造を示す斜視図である。

15 図 11 は、外部記憶装置 10 の要部側断面図である。

図 12 は、外部記憶装置 10 の一実施態様を示す斜視図である。

図 13 は、本発明の第 2 の実施の形態による外部記憶装置 60 の分解斜視図である。

20 図 14 は、外部記憶装置 60 の基板ホルダ 13 の斜視図であり、一端開口部 39 側から見たときの図である。

図 15 は、基板ホルダ 13 の斜視図であり、他端開口部側から見たときの図である。

図 16 は、外部記憶装置 60 の本体 11 の正面図である。

25 図 17 は、外部記憶装置 60 の要部断面図である。

図 18 は、本発明の第 3 の実施の形態による外部記憶装置 1

10 を示す平面図である。

図 19 は、外部記憶装置 110 をキャップを取り外して見たときの斜視図である。

5 図 20 は、第 1 本体部 121 に対するメモリ基板 112 の支持構造を示す断面図である。

図 21 は、外部記憶装置 110 の側断面図である。

図 22 は、基板ホルダ 113 を正面側から見た斜視図である。

図 23 は、基板ホルダ 113 を背面側から見た斜視図である。

図 24 は、第 1 本体部 121 の正面図である。

10 図 25 は、第 1 本体部 121 を背面側から見た要部の斜視図である。

図 26 は、メモリ基板 112 と基板ホルダ 113 との組付状態を正面側から見た斜視図である。

15 図 27 は、メモリ基板 112 と基板ホルダ 113 との組付状態を背面側から見た斜視図である。

図 28 は、基板ホルダ 113 と第 1 本体部 121 とを分離して示す斜視図である。

図 29 は、基板ホルダ 113 と第 1 本体部 121 との間の組付状態における要部を示す部分破断斜視図である。

20 図 30 は、第 1 本体部 121 とメモリ基板 112 とを分離して示す斜視図である。

図 31 は、第 1 本体部 121 にメモリ基板 112 を固定した状態を示す、第 1 本体部 121 の背面側の要部斜視図である。

25 図 32 は、外部記憶装置 110 に対してメモリカード 200 の挿脱操作を説明する斜視図である。

図 33 は、第 2 本体部 122 をその正面側から見た斜視図で

ある。

図34は、本発明の第4の実施の形態による外部記憶装置210の斜視図である。

図35は、外部記憶装置210のキャップ214を取り外して見たときの斜視図である。

図36は、外部記憶装置210の平面図である。

図37は、外部記憶装置210の側面図である。

図38は、外部記憶装置210の分解斜視図である。

図39は、基板ホルダ213の側面図である。

図40は、基板ホルダ213の一端開口部239側から見たときの斜視図である。

図41は、基板ホルダ213の他端開口部側から見たときの斜視図である。

図42は、基板ホルダ213の基板挿通孔225の構成を示す斜視図である。

図43は、基板ホルダ213とメモリ基板212との組付体の側断面図である。

図44は、基板ホルダ213に対するメモリ基板212の位置決め機構を説明する要部断面斜視図である。

図45は、本体211の内部構造を示す斜視図である。

図46は、本体211の正面図である。

図47は、本体211の下本体部211Lの内部構造を示す斜視図である。

図48は、下本体部211Lの内部構造を示す平面図である。

図49は、本体211の上本体部211Uの内部構造を示す斜視図である。

図 5 0 は、上本体部 2 1 1 U の内部構造を示す平面図である。

図 5 1 は、本体 2 1 1 と基板ホルダ 2 1 3 との組付工程を説明する分解斜視図である。

図 5 2 は、下本体部 2 1 1 L に対して基板ホルダ 2 1 3 を組み付けた状態を示す平面である。
5

図 5 3 は、基板ホルダ 2 1 3 が組み合わされた下本体部 2 1 1 L に対して上本体部 2 1 1 U を組み付ける工程を説明する斜視図である。

図 5 4 は、外部記憶装置 2 1 0 (キャップ無し) の側断面図 10 である。

図 5 5 は、本体 2 1 1 内部におけるメモリ基板 2 1 2 の支持態様を説明する要部断面斜視図である。

図 5 6 は、基板ホルダ 2 1 3 とキャップ 2 1 4 との間の結合部の構成を示す要部断面斜視図である。

15 図 5 7 A 及び図 5 7 B は、本発明の外部記憶装置の変形例の構成を示す平面図である。

図 5 8 は、従来の外部記憶装置 1 の側面図である。

図 5 9 は、従来の外部記憶装置 1 のキャップを取り外した状態を示す側面図である。

20 図 6 0 は、同平面図である。

発明を実施するための最良の形態

以下、本発明の各実施の形態について図面を参照して説明する。

図 1 ～ 図 12 は本発明の第 1 の実施の形態による外部記憶装置 10 を示している。

ここで、図 1 は外部記憶装置 10 の平面図（表面側から見た図。以下同じ。）、図 2 は同側面図、図 3 は外部記憶装置 10 のキャップを取り外して見たときの平面図、図 4 は同側面図、図 5 は外部記憶装置 10 の本体 11 側とキャップ 14 とを分離して示す斜視図、図 6 は外部記憶装置 10 の分解斜視図、図 7 は基板ホルダ 13 の裏面側斜視図、図 8 は基板ホルダ 13 の基板挿通孔 25 を示す斜視図、図 9 は本体 11 の正面図、図 10 はキャップ 14 の内部構造を示す斜視図、図 11 は外部記憶装置 10 の要部側断面図、図 12 は外部記憶装置 10 の一実施態様を示す斜視図である。

本実施の形態の外部記憶装置 10 は、主として、本体 11 と、メモリ基板 12 と、基板ホルダ 13 と、キャップ 14 とから構成される（図 6）。

本体 11 は、有色不透明な例えはポリカーボネート樹脂の射出成形体でなり、内部に基板ホルダ 13 を収容する空所 15 を有した略円柱形状に形成されている（図 6）。本体 11 の外周面には当該外部記憶装置 10 の記録容量に応じた塗装が施されるとともに、その表面 11A 側には図示せずともメーカー名のロゴマークの印刷が施されている。

本体 11 は図 9 において左右対称に構成されており、その周面部には空所 15 が開口されている。この空所 15 の開口形状は、後述する基板ホルダ 13 の端部領域 26 の断面形状に対応して、本体 11 の軸心 11C に関して対称に形成されている。空所 15 の内壁面には複数本の直線的な規制リブ 37, 38 a

及び 38b が設けられている。また、本体 11 の各々の端部 11a, 11b は凹状に湾曲する曲面形状を呈している（図 2、図 4～図 6）。

メモリ基板 12 は、例えばガラスエポキシ系基板の両面にフラッシュメモリ等の半導体メモリ 21 や水晶振動子、発光ダイオードなどの電子部品 22 を搭載したプリント配線板 23 と、プリント配線板 23 の表面側の一端縁部に設けられた外部接続端子としてのコネクタ 24 とで構成されている（図 6）。本実施の形態において、メモリ基板 12 は半導体メモリ 21 が搭載される側を表面としている。

コネクタ 24 は、コンピュータ及びその周辺機器との接続を行うステンレス等の金属からなり、内部には複数本の接続端子が配列されている。なお、本実施の形態においては、コネクタ 24 は U S B (Universal Serial Bus) に準拠して構成されている。

基板ホルダ 13 は、例えばスモーク色等の半透明なポリカーボネート樹脂の射出成形体でなり、外観的には表裏略対称な形状を有している（図 4）。基板ホルダ 13 の表面 13A には例えば半導体メモリ 21 の記録容量などの印刷が施されている。一方、基板ホルダ 13 の裏面 13B には例えば各国の安全規格に適合したロゴマークなどの印刷が施されている。

基板ホルダ 13 の内部には、メモリ基板 12 を挿通するための基板挿通孔 25 が形成されている（図 6～図 8）。基板ホルダ 13 の全長は、メモリ基板 12 の全長よりも短く、基板挿通孔 25 にメモリ基板 12 を挿通させた状態では、基板挿通孔 25 のそれぞれの開口部からメモリ基板 12 のコネクタ 24 及

びプリント配線板 23 の縁部 42 がそれぞれ突出するように形成されている（図 3～図 5、図 11）。

メモリ基板 12 は、基板ホルダ 13 の基板挿通孔 25 に対し、図 6において矢印 A 方向に沿って挿通される。このとき、メモリ基板 12 の挿通方向から見て前方端部に位置するコネクタ 24 が図 3～図 5 に示すように基板ホルダ 13 の一端開口部 39 から外方へ所定の突出量だけ突出される。開口部 39 の形状は、コネクタ 24 の外形に対応して形成されている。また、開口部 39 の幅方向中心線 39C（図 8）は本体 11 の軸心 11C（図 9）と同一高さに位置している。

そこで、メモリ基板 12 の外周部には、基板挿通孔 25 の内部であって上記開口部 39 の近傍に形成された左右一対のストッパ 40, 40（図 6, 図 8）に当接することにより、開口部 39 に対するコネクタ 24 の突出量を規制する段部 41（図 6）が設けられている。本実施の形態では、段部 41 は、コネクタ 24 よりも若干幅広に形成されたプリント配線板 23 の、コネクタ 24 が設けられる側の縁部の両隅で構成されている。

特に、ストッパ 40, 40 は、図 8 に示すように、基板ホルダ 13 の開口部 39 の幅方向中心線 39C に対して裏面 13B 側にオフセットした位置に設けられている。このオフセット量は、コネクタ 24 とプリント配線板 23 の各々の軸心間の距離に対応している。

したがって、メモリ基板 12 がその表裏を逆にして基板挿通孔 25 へ挿通されると、メモリ基板 12 の段部 41 が基板挿通孔 25 内のストッパ 40 に当接せずに、基板挿通孔 25 の底部 25a に当接することになる。この場合、開口部 39 からのコ

ネクタ 2 4 の突出量が所定量を大きく上回る結果、作業者に誤組付であることを認識させることが可能となる。

なお、基板ホルダ 1 3 の開口部 3 9 の内部には、基板挿通孔 2 5 に挿通されたメモリ基板 1 2 のコネクタ 2 4 を支持する複数の支持部 1 8 が突設されており、これらの支持部 1 8 によってコネクタ 2 4 の厚さ方向に作用する外力から、開口部 3 9 に対するコネクタ 2 4 の傾きを抑制するようしている。

一方、基板ホルダ 1 3 の、本体 1 1 の空所 1 5 に挿着される側の端部領域 2 6 には、空所 1 5 に挿入された際に当該空所 1 5 の内壁面 3 0 との間に隙間 G を全周に亘って均一に保つための複数の直線リブ 2 8, 2 9 a 及び 2 9 b が設けられている（図 6、図 7、図 1 1）。これらの直線リブ 2 8, 2 9 a 及び 2 9 b は、空所 1 5 に対する基板ホルダ 1 3 の挿通方向に沿って設けられている。

このうち、直線リブ 2 8 は基板ホルダ 1 3 の表面 1 3 A 側に設けられ、直線リブ 2 9 a 及び直線リブ 2 9 b は基板ホルダ 1 3 の裏面 1 3 B 側に設けられている（図 6、図 7）。

特に、基板ホルダ表面 1 3 A 側の直線リブ 2 8 は、図 9 に示す本体 1 1 の空所 1 5 の裏面 1 1 B 側内壁面に設けられる規制リブ 3 7 の形成位置に対応しており、基板ホルダ裏面 1 3 B 側の直線リブ 2 9 a 及び直線リブ 2 9 b は、図 9 に示す本体 1 1 の空所 1 5 の表面 1 1 A 側内壁面に設けられる規制リブ 3 8 a 及び規制リブ 3 8 b の形成位置にそれぞれ対応している。

なお、本実施の形態においては、直線リブ 2 8, 2 9 a, 2 9 b 及び規制リブ 3 7, 3 8 a, 3 8 b の高さ寸法は各々同一とされ、例えば 0.03 mm ~ 0.07 mm に設定されている。

基板ホルダ 1 3 の端部領域 2 6 が挿着される本体 1 1 の空所 1 5 の底部には、図 9 に示すように複数の溶着リブ 3 1 が設けられている。これらの溶着リブ 3 1 は、基板ホルダ 1 3 の端部領域 2 6 の溶着面 2 7 (図 7, 図 8) に当接するように、当該溶着面 2 7 の対向位置に対応して計 8 箇所に点在配置されている。
5

また、本体 1 1 の空所 1 5 の底部であって、メモリ基板 1 2 の他端縁部 (コネクタ 2 4 側とは反対側のプリント配線板 2 3 縁部) 4 2 に対向する部位には、当該メモリ基板 1 2 の縁部 4 2 を挟持する略 V 字形状の挟持溝 3 2 が設けられている (図 9, 10 図 1 1)。挟持溝 3 2 の開放側端部 4 3 は、メモリ基板 1 2 の進入を容易にするために R 加工が施されている。

挟持溝 3 2 は、メモリ基板 1 2 の縁部 4 2 と交差する方向に延在するように空所 1 5 底部と一体的に形成された一対のリブ 4 4, 4 4 に対して、図 1 1 に示すようにすり鉢状に形成され、メモリ基板 1 2 の縁部 4 2 の進入方向に向かって漸次隙間が小さくなる形状を呈している。基板ホルダ 1 3 の溶着面 2 7 が溶着リブ 3 1 を介して空所 1 5 の底部に固着された際、挟持溝 3 2 の底部と挟持溝 3 2 に挟持されるメモリ基板 1 2 の縁部 4 2 との間には所定のクリアランス D が形成されるようになっている (図 1 1)。
15
20

ここで、メモリ基板 1 2 はプレスによる打抜き加工等で形成されるが、パンチ及びダイの摩耗状態によって切断面の形状が徐々に変化するために寸法精度が悪いことが多く、本実施の形態においてはメモリ基板 1 2 の長手方向の寸法バラツキが例えれば $\pm 0.1 \text{ mm}$ 程度となっている。また、基板ホルダ 1 3 の
25

溶着面 27 に対する本体 11 側の溶着リブ 31 の溶着深さのバラツキも例えば $\pm 0.05\text{ mm}$ 程度であり、射出成形部品である本体 11 及び基板ホルダ 13 の寸法バラツキもそれぞれ例えば $\pm 0.05\text{ mm}$ 程度であるため、トータルでは $\pm 0.25\text{ mm}$ 以上 の寸法バラツキが発生し得る。

そこで本実施の形態では、当該寸法バラツキを上記構成の挟持溝 32 で吸収するようにしている。その結果、クリアランス D の大きさは、寸法バラツキがない状態で例えば 0.5 mm に設定すれば、寸法バラツキの大きさによって $0.25\text{ mm} \sim 0.75\text{ mm}$ の間で変動することになる。

すなわち、図 11 を参照して、すり鉢状に形成された挟持溝 32 の底部における隙間の大きさ g は、メモリ基板 12 の厚さ t よりも小さく形成されており、図示するように挟持溝 32 を塑性変形させた状態でメモリ基板 12 を挟持するようしている。また、上記寸法バラツキの影響を受けてメモリ基板 12 が挟持溝 32 に対して浅めに進入した場合であっても、メモリ基板 12 は挟持溝 32 を塑性変形させて挟持されるようにしている。

ところで、挟持溝 32 は、図 9 に示すように本体 11 の軸心 11C に対して裏面 11B 側にオフセットした位置に形成されている。このオフセット量は、メモリ基板 12 におけるコネクタ 24 とプリント配線板 23 の各々の軸心間の距離に対応している。

したがって、メモリ基板 12 がその表裏を逆にして本体 11 の空所 15 へ挿通されると、メモリ基板 12 の縁部 42 がリブ 44 の頂部に当接することになる。この場合、メモリ基板 12

の縁部 4 2 を挟持溝 3 2 で挟持できなくなる結果、空所 1 5 内へのメモリ基板 1 2 の進入が規制され、作業者に誤組付であることを認識させることが可能となる。

また、この誤組付が看過されたとしても、メモリ基板 1 2 が 5 挟持溝 3 2 内に進入しないために基板ホルダ 1 3 の溶着面 2 7 が空所 1 5 の底部に到達せず、その結果、本体 1 1 と基板ホルダ 1 3 との溶着不良を引き起こし、当該誤組付での製品の完成を阻止することも可能となる。

以上のようにして、本体 1 1 に対するメモリ基板 1 2 の組付 10 姿勢が適正ない場合にその組付けを規制する、本発明に係る「誤組付規制手段」が構成される。

続いて、外部記憶装置 1 0 の非使用時におけるコネクタ 2 4 の破損や塵埃などの付着から保護するキャップ 1 4 の構成について説明する。

15 キャップ 1 4 は例えば不透明なポリカーボネート樹脂の射出成形体で形成されている。キャップ 1 4 は図 2 に示すように外観的に表裏略対称な形状を有している。キャップ 1 4 の表面 1 4 A 及び裏面 1 4 B にはそれぞれ、基板ホルダ 1 3 に対する着脱操作の際の滑り止め機能を果たす波状の指掛け部 3 4 A, 20 3 4 B が形成されている。

キャップ 1 4 の内部には、基板ホルダ 1 3 を収容するための空所 1 6 が形成されている。空所 1 6 の開口内縁 1 7 は、図 1 1 に示すように本体 1 1 の周面部に対応した形状を呈しており、基板ホルダ 1 3 への装着時に本体 1 1 の周面部に密着して 25 シール部を構成し、内部への塵埃の侵入防止効果を図っている。

また、空所 1 6 内の左右側面部には、図 1 0 に一方側のみ示

すが、基板ホルダ 1 3 の側面部に摺接してキャップ 1 4 の着脱をガイドするガイドリブ 1 9 が設けられている。

さらに、基板ホルダ 1 3 に対するキャップ 1 4 の着脱操作にクリック感をもたせるために、基板ホルダ 1 3 の表面 1 3 A 及び裏面 1 3 B と、キャップ 1 4 の表面 1 4 A 側及び裏面 1 4 B 側の各々の内面とに、互いに係合する第 1 及び第 2 の係合凸部 3 5, 3 6 をそれぞれ設けている（図 3～図 6、図 10、図 11）。本実施の形態では、これら第 1 及び第 2 の係合凸部 3 5, 3 6 が、それぞれ計 2 箇所に設けられている。

なお、キャップ 1 4 の先端部には、ストラップを挿通させるための通孔 4 5 が形成されている（図 5, 図 6）。通孔 4 5 は、キャップ 1 4 の先端に形成された溝 4 6 と、この溝 4 6 を橋絡する橋絡部 4 7 とで構成される。したがって、上記ストラップは橋絡部 4 7 で結合されることになる。

次に、以上のように構成される本実施の形態の外部記憶装置 10 の組立方法について説明する。

先ず、メモリ基板 1 2 と基板ホルダ 1 3 とを図 6 に示すようにそれぞれの表面側を同一方向に向けた適正な組付姿勢で対向させた後、矢印 A 方向に沿って、基板ホルダ 1 3 の基板挿通孔 2 5 へメモリ基板 1 2 を挿通する。そして、メモリ基板 1 2 のコネクタ 2 4 が基板挿通孔 2 5 の開口部 3 9 を所定量通過すると、メモリ基板 1 2 の段部 4 1 が基板挿通孔 2 5 内のストップ 4 0 に当接して、それ以上のメモリ基板 1 2 の進入が規制される。

次いで、メモリ基板 1 2 を収容した基板ホルダ 1 3 と本体 1 1 とを互いに表面 1 3 A, 1 1 A 側を同一方向に向けた適正な

組付姿勢で対向配置させる。そして、基板ホルダ13を本体11の空所15へ挿入し、基板ホルダ13の溶着面27と空所15底部の溶着リブ31とを超音波溶着法によって溶着する。これにより、基板挿通孔25の開口部39からコネクタ24を外方へ突出させた状態で、本体11と基板ホルダ13とが固定される。
5

なお、このとき、本体11に対する基板ホルダ13の組付姿勢が適正であるので、直線リブ28, 29a, 29bと規制リブ37, 38a, 38bとが互いに当接することではなく、したがって本体11の空所15への基板ホルダ13の進入が規制されることはない。
10

このとき、メモリ基板12の他端側縁部42は、本体11の空所15底部に設けられた挟持溝32によって挟持される。挟持溝32は略V字形状を呈しているので、メモリ基板12に進入量のバラツキ（プリント配線板23自体の寸法バラツキ、超音波溶着条件のバラツキ等）が生じていたとしても、挟持溝32を塑性変形させる程度が異なるだけで、結果的に当該バラツキを吸収することができる。これにより、メモリ基板12が、基板ホルダ13の基板挿通孔25のストップ40と、本体11の内部の挟持溝32との間に確実に位置決めされる。
15
20

これにより、当該外部記憶装置10の携帯時にメモリ基板12のガタツキ音の発生を防止でき、ユーザーに機能的な不安や不快感を与えることがなくなる。また、溶着時の振動で基板実装部品の接合材（はんだ）が剥離したり、精密な電子部品である半導体メモリ21や水晶振動子などが破損するのを防止でき、各種データまたは音声／画像などの正確な記録・保存機能
25

を確保することができる。

次に、基板ホルダ13と一体化された本体11とキャップ14とを対向させる。このとき、両者の組付姿勢に制限はない。そして、キャップ14を基板ホルダ13に装着させるべく、ガ5 イドリブ19と基板ホルダ13の側面部との間の摺接作用を経て基板ホルダ13をキャップ14の空所16へ収容する。

基板ホルダ13に対するキャップ14のスライド長が所定量に達すると、第1及び第2の係合凸部35, 36が係合する。すなわち、基板ホルダ13側の第1の係合凸部35が、キャップ14を外方へ押し広げるように第2の係合凸部36を乗り越え、図11に示すように第1, 第2の係合凸部35, 36が互いに係合する。これにより、基板ホルダ13に対するキャップ14の装着作用が完了する。

以上、本実施の形態の外部記憶装置10によれば、本体11に対する基板ホルダ13を表裏が逆の誤った(適正でない)組付姿勢で組み付けようとしても、基板ホルダ13側の直線リブ28と本体11側の規制リブ37、更に、基板ホルダ13側の直線リブ29a, 29bと本体11側の規制リブ38a, 38bとが、互いに当接して本体11に対する基板ホルダ13の組付けを阻止することが可能となる。

また、本体11と基板ホルダ13との間の組付姿勢が適正であっても、基板ホルダ13とメモリ基板12との間の組付姿勢が適正でない場合も想定されるが、この場合においても本体11に対するメモリ基板12の進入を空所15底部のリブ44によって規制することができるので、本体11に対するメモリ基板12の誤組付を回避することができる。

これにより、部品間の誤組付を確実に防止して、誤組付による品質の低下及び製品間の品質のバラツキを防止することができる。このような構成は、従来の外部記憶装置1(図23)に比べて小型化された本実施の形態の外部記憶装置10において、特に顕著な効果を發揮し、部品の小型化に起因する誤組付発生を確実に回避して製品の信頼性を高めることができる。

また、部品の小型化に伴って、本体(基板ホルダ)に対するキャップの着脱操作がしづらくなる傾向があるが、本実施の形態によれば、本体11の左右の端部11a, 11bが凹状の湾曲面に形成されているとともに、キャップ14の表裏面14A, 14Bには波状の指掛け部34A, 34Bが設けられているので、キャップ14の着脱操作性の低下を抑制することができる。

更に、部品の小型化に伴って、本体と基板ホルダとの間の溶着面積の低下による接合強度不足が懸念されるが、本実施の形態によれば、基板ホルダ13の溶着面27と本体11内部の溶着リブ31との間の溶着作用だけでなく、本発明に係る「規制部」を構成する規制リブ37, 38a, 38b、あるいは基板ホルダ13側の直線リブ28, 29a, 29bの少なくとも一部を溶着リブとして機能させることができ、これにより接合強度の低下を回避することができる。

なお、基板ホルダ13側の直線リブ28, 29a, 29bは、基板ホルダ13の表面13A側に1本、裏面13B側に2本形成されているので、これら直線リブの形成数を目視確認しながら表裏の識別を行うことが可能となる。したがって、基板ホルダ13の表面13A及び裏面13Bに異なる塗装あるいは印刷を施すような場合には表裏の識別が効率的となり、作業性を

向上させることができる。

図12は、クレードルと呼ばれるUSBケーブル延長機能を備えた補助具50に上述した構成の外部記憶装置10を適用した例を示している。

補助具50は、パソコン用のUSBポートに接続されるUSBケーブル(図示略)と、ドラム部51と、このドラム部51に対して立設されキャップを取り外した外部記憶装置10が挿着される挿着部52とを備えている。この挿着部52の内部には、外部記憶装置10のコネクタと接続される端子が設けられている。また、この挿着部52の周面には窓52aが設けられており、基板ホルダ13の表面13Aを部分的に外部に露出している。

このような補助具50を用いることにより、外部記憶装置10とパソコン用のUSBポートとを直接接続することなく使用できるようになっている。

(第2の実施の形態)

図13～図17は、本発明の第2の実施の形態を示している。なお、図において上述の第1の実施の形態と対応する部分については同一の符号を付し、その詳細な説明は省略するものとする。

本実施の形態の外部記憶装置60においては、上述の第1の実施の形態における外部記憶装置10と同様、本体11と、メモリ基板12と、基板ホルダ13と、キャップ14とで構成され、メモリ基板12は、半導体メモリ21等を搭載したプリント配線板23と、外部接続端子としてのコネクタ24とを備え

ている（図13）。

特に、本実施の形態においては、プリント配線板23は上述の第1の実施の形態よりも幅広に形成されている。

一方、基板ホルダ13の基板挿通孔25の左右の側面部には、
5 メモリ基板12のプリント配線板23の左右の縁部が係合するガイド部61, 61が形成されている（図14, 図15）。ガイド部61, 61は、基板ホルダ13の一端開口部39の幅方向中心線39C（図15）に対して裏面13B側にオフセットした位置に形成された直線的な溝で構成されている。このオフセット量は、コネクタ24とプリント配線板23の各々の軸心間の距離に対応している。
10

ガイド部61, 61は、基板ホルダ13に対するメモリ基板12の組付姿勢が適正な場合に、メモリ基板12の基板ホルダ13への進入をガイドする機能を有している。したがって、メモリ基板12がその表裏を逆にして基板挿通孔25へ挿通されようとしても、メモリ基板12とガイド部61, 61との係合が不可能であることから、作業者に対して誤組付であることを認識させることが可能となる。

さて、ガイド部61, 61の開口端は比較的幅広に形成され、
20 メモリ基板12との組付性が確保されている。一方、ガイド部61, 61は漸次幅狭となるように形成され、その閉塞端62にはプリント配線板23の段部41（図13）を当接させてメモリ基板12のそれ以上の進入を規制する。これにより、基板ホルダ13の一端開口部39からのコネクタ24の突出量が
25 規制される。

また、本実施の形態において、コネクタ24は、圧入により

開口部 3 9 に組み付けられている。圧入の力の大きさとしては、
例えば、作業者が手作業で組み付けられる程度の軽圧入とされ
ている。これにより、メモリ基板 1 2 が基板ホルダ 1 3 へ適正
に組み付けられた後は、開口部 3 9 に対するコネクタ 2 4 の圧
5 入作用で両者が一体化されている。

なお、開口部 3 9 の縁部内方には、コネクタ 2 4 の外周面を
支持する支持部 1 8 が複数箇所（本例では上下 3 箇所ずつ）に
形成され、開口部 3 9 に対するコネクタ 2 4 の倒れを規制して
いる。これら支持部 1 8 はストレート状（抜き勾配 0）に形成
10 され、コネクタ 2 4 の外周面に密着している。

一方、メモリ基板 1 2 の他端側縁部 4 2 は、本体 1 1 の空所
15 1 5 の底部に形成された、本発明の「誤組付規制手段」を構成
するリブ 4 4 の溝部 6 4, 6 4 に進入する（図 1 6, 図 1 7）。
なお、この縁部 4 2 の両隅部に形成した段部 6 3（図 1 3）は、
本体 1 1 の空所 1 5 底部と溶着リブ 3 1 の形成面との間の段
15 部 6 5 との干渉を避けるための「ニゲ」である。

溝部 6 4, 6 4 は、上述の第 1 の実施の形態における挾持溝
3 2 と同様、本体 1 1 の軸心 1 1 C よりも裏面 1 1 B 側へオフ
セットした位置に設けられ、略 V 字形状を有するものの、メモ
リ基板 1 2 の縁部 4 2 を挾持する構成にはなっていない。
20

すなわち、図 1 7 に示すように、溝部 3 2 の底部の溝幅 T は、
プリント配線板 2 3 の厚さと同等に形成されている。そして、
基板ホルダ 1 3 と本体 1 1 とが溶着された後においては、メモ
リ基板 1 2 の縁部 4 2 と溝部 3 2 の底部との間に一定のクリ
アランス（隙間） D 1 が形成されるようになっている。この隙
25 間 D 1 の大きさは特に限定されないが、本例では約 0.1 mm

としている。

これにより、使用時の発熱によるメモリ基板12の長さ寸法の変化をある程度許容し、メモリ基板12の応力緩和を図ることができ。また、コネクタ24が基板ホルダ13の一端開口部39に圧入により支持されているのでメモリ基板12のガタツキはなく、更に、基板ホルダ13のガイド部61の溝幅の範囲内で、メモリ基板12の湾曲変形が可能であるので、コネクタ24への外力作用時におけるメモリ基板12のストレス低減を図ることができ、基板実装部品の損傷や接合部の損壊を防止して、記録情報の保護を図ることができる。

なお、コンピュータ等のUSBポートにコネクタ24を接続する際、上記隙間D1の範囲内でメモリ基板12の前後移動が起こり得るが、隙間D1が0.1mm程度と非常に小さく、また、コネクタ24と開口部39との間の圧入による摺接作用が付随するので、取り扱い時におけるメモリ基板12のガタツキや不自然な着脱感をユーザーに与えることはない。

（第3の実施の形態）

図18～図33は本発明の第3の実施の形態による外部記憶装置110を示している。

ここで、図18は外部記憶装置110の平面図、図19は外部記憶装置110をキャップ114を取り外して見たときの斜視図、図20は第1本体部121に対するメモリ基板112の支持構造を示す断面図、図21は外部記憶装置110の側断面図、図22は基板ホルダ13を正面側から見た斜視図、図23はそれを背面側から見た斜視図、図24は第1本体部121

の正面図、図 25 は第 1 本体部 121 を背面側から見た要部の斜視図、図 26 はメモリ基板 112 と基板ホルダ 113 との組付状態を正面側から見た斜視図、図 27 はそれを背面側から見た斜視図、図 28 は基板ホルダ 113 と第 1 本体部 121 とを分離して示す斜視図、図 29 は基板ホルダ 113 と第 1 本体部 121 との間の組付状態における要部を示す部分破断斜視図、図 30 は第 1 本体部 121 とメモリ基板 112 とを分離して示す斜視図、図 31 は第 1 本体部 121 にメモリ基板 112 を固定した状態を示す第 1 本体部 121 の背面側の要部斜視図、図 32 は外部記憶装置 110 に対してメモリカード 200 の挿脱操作を説明する斜視図、図 33 は第 2 本体部 122 をその正面側から見た斜視図である。

本実施の形態の外部記憶装置 110 は、主として、本体 111 と、メモリ基板 112 と、基板ホルダ 113 と、キャップ 114 とから構成され、本体 111 は、第 1 本体部 121 と第 2 本体部 122 との結合体とされる（図 18～図 21）。

本体 111 及びキャップ 114 はそれぞれ、有色不透明な例えればポリカーボネート樹脂でなる射出成形体で形成されている。第 1 本体部 121 は、内部にメモリ基板 112 及び基板ホルダ 113 を収容する空所 115 を有している（図 24、図 25、図 31）。また、キャップ 114 には、内部にコネクタ 124 を収容する空所 116 を有している（図 21）。

メモリ基板 112 は、プリント配線板 123 と、その一端縁部に設けられた外部接続端子としてのコネクタ 124 とで構成されている（図 20、図 30）。メモリ基板 112 の表面 12A 側には後述するメモリカード 200 が接続されるカ-

ド用コネクタ 120 が搭載されている。また、メモリ基板 112 の裏面側には図示せずともフラッシュメモリ等の半導体メモリや水晶振動子などの電子部品が搭載されている。コネクタ 124 は、コンピュータ及びその周辺機器との接続を行うステンレス等の金属からなり、内部には複数本の接続端子が配列されている。なお本実施の形態においては、コネクタ 124 は U S B (Universal Serial Bus) に準拠して構成されている。

基板ホルダ 113 は、例えば有色又は無色透明なポリカーボネート樹脂の射出成形体で形成されている。本実施の形態では、基板ホルダ 113 は外観的に表裏略対称な形状に形成されている。基板ホルダ 113 の内部には、メモリ基板 112 を挿通するための基板挿通孔 125 が形成されている(図 20, 図 22, 図 23)。基板ホルダ 113 の全長は、コネクタ 124 を含むメモリ基板 112 の全長よりも短く、基板挿通孔 125 にメモリ基板 112 を挿通させた状態では、基板挿通孔 125 のそれぞれの開口部からメモリ基板 112 のコネクタ 124 およびプリント配線板 123 の端部がそれぞれ突出している(図 21, 図 26, 図 27)。

また、基板ホルダ 113 の中央部周囲には、フランジ 127 が形成されている(図 20, 図 22, 図 23, 図 26 ~ 図 29)。フランジ 127 は、第 1 本体部 121 の開口端 117 に超音波溶着によって一体化される溶着リブとして構成されている(図 20, 図 29)。

第 1 本体部 121 及びキャップ 114 の表裏面にそれぞれ形成される切欠き部 121s 及び切欠き部 114s は、基板ホルダ 113 の表面を部分的に外部へ露出し、内部のメモリ基板

112を外部から視認可能とする窓として形成されている(図18, 図19, 図24, 図28, 図30)。また、基板ホルダ113の外面には第1の係合凸部130が複数箇所に設けられており(図19, 図22, 図23, 図26~図28)、これら第1の係合凸部130に対応してキャップ114の内面には第2の係合凸部(図示略)が設けられている。第1, 第2の係合凸部は、基板ホルダ113とキャップ114との装着時に互いに係合するようになっている。

次に、第1本体部121に対するメモリ基板112の位置決め機構について説明する。

メモリ基板112は、基板ホルダ113の基板挿通孔125に対し、図20において矢印E方向に沿って挿通される。このとき、メモリ基板112の挿通方向から見て前方端部に位置するコネクタ124が、基板ホルダ113の一端開口部135から外方へ所定の突出量だけ突出される(図20, 図26, 図27)。そこで、メモリ基板112の外周部には、基板ホルダ113のフランジ127に当接することにより、開口部135に対するコネクタ124の突出量を規制する段部137が設けられている(図20, 図27)。

なお、基板ホルダ113のフランジ127の背面(メモリ基板112の段部137に対向する側の面)には、凸面部131が形成されている。凸面部131は、基板ホルダ113に対するメモリ基板112の組付方向が適正な場合に段部137と当接し(図27)、誤った組付方向(表裏反対方向)で組まれた場合には段部137と当接しない位置に形成されている。

一方、第1本体部121の内面には、基板ホルダ113に收

たメモリ基板 112 の外周部に接続して、メモリ基板 112 の進入をガイドするガイド溝 119, 119 が設けられている (図 24、図 30)。ガイド溝 119 は、第 1 本体部 121 の開口端 117 近傍に形成されたリブ 144, 144 に形成され 5 ており、その形成位置は、第 1 本体部 121 の中心線 121C よりも裏面 121B 側にオフセットした位置とされる (図 24)。このオフセット量は、コネクタ 124 とプリント配線板 123 の各々の軸心間の距離に対応している。

したがって、メモリ基板 112 をその表裏を逆にして第 1 本 10 体部 121 へ組み付けようすると、メモリ基板 112 の他端縁部 (コネクタ 124 側とは反対側の端部) 142 がリブ 144 に当接してメモリ基板 112 の第 1 本体部 121 内部への進入が規制されることになり、作業者に対して誤組付を認識させることができる。

15 以上のようにして、第 1 本体部 121 に対するメモリ基板 112 の組付姿勢が適正でない場合にその組付けを規制する、本発明に係る「誤組付規制手段」が構成される。

また、本実施の形態では、基板ホルダ 113 及び第 1 本体部 121 の各々の結合面をそれぞれ左右非対称に構成すること 20 によって、第 1 本体部 121 に対する基板ホルダ 113 の組付方向を規制するようにしている。

より具体的に、第 1 本体部 121 の一対のリブ 144 のうち一方側のリブ 144 であって、そのガイド溝 119 の始端部には、基板ホルダ 113 のフランジ 127 後面の一方側にのみ突出形成された突起 128 が嵌合する嵌合部 (ニゲ) 129 が形成されている (図 24, 図 29)。嵌合部 129 は一方のガイ

ド溝 119 の開始端の溝幅を（例えば 0.5 mm 程度）広げることで形成される。これにより、図 28 に示すように表面 121 A 側を上方に向けた第 1 本体部 121 に対して、基板ホルダ 113 をその表面 113 A 側が上方を向いているときに挿着 5 できるようにしており、その表面 113 A が下方を向いているときには挿着できないようにしている。

なお、この例では、嵌合部 129 を有さない側のリブ 144 が、本発明に係る「規制部」を構成している。

さて、第 1 本体部 121 に対してメモリ基板 112 が適正な 10 組付姿勢で組み付けられると、上述のように、ガイド溝 119 によるメモリ基板 112 のガイド機能が得られ、メモリ基板 112 とともに基板ホルダ 113 が第 1 本体部 121 の空所 115 に挿通されることになる。第 1 本体部 121 に対する基板 15 ホルダ 113 のガイド機構は、第 1 本体部 121 の切欠き部 121 s と基板ホルダ 113 の表裏面に形成された隆起部 113 s との間の摺接作用によって得られるようになっている（図 28）。

ガイド溝 119 の後端部には、メモリ基板 112 の縁部 142 を挟持する第 1 挟持部 132 が設けられている（図 25, 図 20 31）。この第 1 挟持部 132 は例えば略 V 字形状の溝部からなり、上述の第 1 の実施の形態で説明した挟持溝 32 と同様な構成を有している。第 1 挟持部 132 は、基板ホルダ 113 のフランジ 127 と第 1 本体部 121 の開口端 117 との間の超音波溶着時において、メモリ基板 112 の進入による塑性変 25 形を伴ってメモリ基板 112 の縁部 142 を挟持する（図 31）。これにより、第 1 本体部 121 の内部における長手方向

の寸法バラツキを吸収するようにしている。特に、本実施の形態では、メモリ基板112の側周部がガイド溝119に当接しているために、基板全周にわたって第1本体部121及び基板ホルダ113によって支持されることになる。

5 なお、基板ホルダ113と第1本体部121との溶着時、基板ホルダの他端開口部136は、第1本体部121の切欠き部121s, 121s末端に形成された第2挟持部133, 133(図21, 図24)によって挟持されるようになっている。

10 以上のようにして、第1本体部121に対して基板ホルダ113が挿着され、メモリ基板112はそのコネクタ124を基板ホルダ113の開口部135から外部へ突出した状態で、基板ホルダ113と第1本体部121との間で支持される(図20)。

次に、第2本体部122の構成について説明する。

15 第2本体部122は、第1本体部121に対してその後端側開口部118(図24, 図25, 図31)を覆うように取り付けられている。第2本体部122にはメモリカード200を挿脱するためのスロット150が形成されており、このスロット150に隣接して、挿入されたメモリカード200の下面側を20 支持する受け面151が設けられている(図18, 図21)。

メモリカード200は、半導体メモリが内蔵されたカード状半導体メモリ装置に相当するもので、本実施の形態では例えば「メモリスティック(商標)」が用いられている。スロット150に挿入されたメモリカード200は、第1本体部121の開口端118を介してメモリ基板112のカード用コネクタ120に直線的に導かれるようになっている(図21)。

本実施の形態の外部記憶装置 110 は、このメモリカード 200 を具備することによって、情報の記録容量の飛躍的な増大を図ることが可能となっている。また、この種のメモリカード 200 は専用のドライブ装置が必要とされる一方、外部記憶装置 110 はパーソナルコンピュータに標準装備された U S B ポートに接続して使用するものであるので汎用性が高い。したがって、メモリカード 200 の専用ドライバを装備していないコンピュータであっても、当該外部記憶装置 110 を介してメモリカード 200 を使用することが可能となり、これにより外部記憶装置 110 の利用範囲を拡大することができる。

さて、上記のようなことを主眼として構成される本実施の形態の外部記憶装置 110 にあっては、第 1 本体部 121 と第 2 本体部 122 からなる本体 111 を一度の成形で形成することは困難であるため、これらを別部材として形成し、後に結合するようしている。通常、合成樹脂の射出成形体の接合には、低コストで信頼性の高い接合強度が得られる超音波溶着が用いられる場合が多いが、本例では以下の理由でこれを採用することができない。

すなわち、図示するように第 2 本体部 122 の周面は湾曲面をなしているために、これに用いる超音波溶着ホーンを別途作製する必要が生じる。また、第 2 本体部 122 の外形状に対応する溶着ホーンを作製したとしても、第 2 本体部 122 の押圧面全域に均等に超音波振動を付与することは困難であるので、局所的に大きな振動力が印加されることになる。したがって、例えば第 2 本体部 122 の外面に艶消し処理が施されている場合、不均等な超音波振動の印加によって製品外面に局所的に

「照り」と呼ばれる光沢を発生させてしまい、これが原因で外観品質を損ねることになる。

そこで、本実施の形態では、第1本体部121と第2本体部122との間の結合をスナップ係合によって行うようしている。これにより、第2本体部122をその外観品質を損ねることなく第1本体部121へ結合することが可能となる。

具体的には、図31に示すように、第2本体部122の内部にはスロット150の周囲を囲むように表面122A側、裏面122B側及び左右側部にそれぞれ係合爪152A, 152A, 152B, 152B, 152S, 152Sが立設されている。これらの係合爪は、第1本体部121の開口端118に対応して形成された結合面153よりも第1本体部121側に突出している。

係合爪152A, 152Aは、第1本体部121の開口端118に形成された被係合部162A, 162Aに係合するようになっており、係合爪152B, 152Bは同じく被係合部162B, 162Bに係合するようになっている（図24, 図25）。また、係合爪152S, 152Sは被係合部162S, 162Sに係合するようになっている（図25, 図31）。

特に、被係合部162S, 162Sはとともに第1本体部121の軸心と直交する幅方向中心線121Cよりも、表面121A側にオフセットした位置に設けられているので（図24）、係合爪152S, 152Sもそれらに対応する位置に形成されている。

したがって、第2本体部122が第1本体部121に対して、表裏方向を同一とした適正な組付姿勢で組み付けられる場合

には、各係合爪 152A, 152B, 152S が被係合部 162A, 162B, 162S に係合して、第2本体部 122 の結合面 153 が第1本体部 121 の開口端 118 に当接した結合状態を得ることができる。

一方、第2本体部 122 が第1本体部 121 に対して、表裏を逆にした適正でない組付姿勢で組み付けられる場合には、係合爪 152S, 152S が第1本体部 121 の開口端 118 に当接し、第1本体部 121 内部への進入が規制されることになる。これにより、第1本体部 121 に対する第2本体部 122 の誤組付が防止されるので、第2本体部 122 のスロット 150 と第1本体部 121 内部のカード用コネクタ 120 との間の正対関係を満足した適正な組付状態を確保することができる。

なお、この例では、開口端 118 が本発明に係る「壁部」を構成している。

以上のように、本実施の形態によれば、上述の第1の実施の形態と同様に、本体 111 に対するメモリ基板 112 の誤組付防止を図ることができ、これにより誤組付による品質の低下及び製品間の品質のバラツキを防止することができる。

また、通常、異種の記録媒体を用いる場合、それぞれ専用のインターフェースを必要とするが、例えば一台のコンピュータ端末に複数種のインターフェースを設けることは機器の大型化を招く等の制限がある。また、一定の大きさの記録媒体に対する高記録容量化にも限界がある。

そこで、本実施の形態における外部記憶装置 110 は、U S B ポート用のコネクタ 124 とメモリカード 200 用のコネ

クタ120というように、異種規格基準のインターフェースを複数備え、これらに接続される記録媒体相互間に互換性を持たせた構成であるので、コンピュータ端末等にインターフェースを必要以上に多く装備させることなく、記録媒体の汎用性を高め5 利便性を向上させることができると共に、記録容量の高容量化も図ることができる。

また、カード用コネクタ120を共通のメモリ基板112の上に搭載しているので、部品点数の低減と装置全体の小型化、薄型化に貢献することができる。

10 また、上記カード用コネクタ120に対するメモリカード200の挿脱方向を、USBポートに対するコネクタ124の着脱方向と同一方向としているので、当該外部記憶装置110の使用時におけるメモリカード200の挿脱操作に関して、コネクタ124とUSBポートとの接続部における負荷低減を図15 ることができる。しかも、これらコネクタ124とカード用コネクタ120の各々の接続口を互いに反対方向としているので、取り扱い性を高めることができる。

(第4の実施の形態)

20 図34～図57A及び図57Bは本発明の第4の実施の形態による外部記憶装置210を示している。

ここで、図34は外部記憶装置210の全体斜視図、図35は外部記憶装置210のキャップ214を取り外して見たときの斜視図、図36は外部記憶装置210の平面図、図37は25 外部記憶装置210の側面図、図38は外部記憶装置210の分解斜視図である。

図39は基板ホルダ213の側面図、図40は基板ホルダ213の一端開口部239側から見たときの斜視図、図41は基板ホルダ213の他端開口部側から見たときの斜視図、図42は基板ホルダ213の基板挿通孔225の構成を示す斜視図、図43は基板ホルダ213とメモリ基板212との組付体の側断面図、図44は基板ホルダ213に対するメモリ基板212の位置決め機構を説明する要部断面斜視図である。

図45は本体211の内部構造を示す斜視図、図46は本体211の正面図、図47は本体211の下本体部211Lの内部構造を示す斜視図、図48は下本体部211Lの内部構造を示す平面図、図49は本体211の上本体部211Uの内部構造を示す斜視図、図50は上本体部211Uの内部構造を示す平面図である。

そして、図51は本体211と基板ホルダ213との組付工程を説明する分解斜視図、図52は下本体部211Lに対して基板ホルダ213を組み付けた状態を示す平面図、図53は基板ホルダ213が組み合わされた下本体部211Lに対して上本体部211Uを組み付ける工程を説明する斜視図、図54は外部記憶装置210（キャップ無し）の側断面図、図55は本体211内部におけるメモリ基板212の支持態様を説明する要部断面斜視図、図56は基板ホルダ213とキャップ214との間の結合部の構成を示す要部断面斜視図である。

本実施の形態の外部記憶装置210は、主として、本体211と、メモリ基板212と、基板ホルダ213と、キャップ214とから構成されている（図34～図38）。本体211及びキャップ214は、それぞれ上下（表裏）二分割構造となつ

ている。

本体 211 及びキャップ 214 はそれぞれ、例えば有色不透明なポリカーボネート樹脂でなる射出成形体で形成され、図 3 6 及び図 3 7 に示すように、それぞれ対称な形状に構成されている。本体 211 の内部には、メモリ基板 212 及び基板ホルダ 213 を収容する空所 215 が設けられている（図 3 8、図 4 5、図 4 6）。また、キャップ 214 の内部には、コネクタ 224 及び基板ホルダ 213 を収容する空所 216 が設けられている（図 3 5）。

メモリ基板 212 は、例えばガラスエポキシ系基板でなるプリント配線板 223 と、その一端縁部に設けられた外部接続端子としてのコネクタ 224 とで構成されている（図 3 8）。プリント配線板 223 は幅狭で細長形状に形成されており、その表面側には、フラッシュメモリ等の半導体メモリ 221A や晶振動子、コントローラ等の電子部品 222 が搭載されている。また、プリント配線板 223 の裏面側にも同様な半導体メモリ 221B（図 4 3）が搭載されることによって、記録容量の拡大が図られている。コネクタ 224 は、コンピュータ及びその周辺機器との接続を行うステンレス等の金属からなり、内部には複数本の接続端子が配列されている。なお、本実施の形態においては、コネクタ 224 は U S B（Universal Serial Bus）に準拠して構成されている。

一方、基板ホルダ 213 は、例えば有色透明なポリカーボネート樹脂の射出成形体で形成されている。本実施の形態では、基板ホルダ 213 は外観的に表裏（上下）略対称な形状に形成されている（図 3 9）。基板ホルダ 213 の表裏面略中央部に

は、円形の隆起部 226A, 226B が各々突出形成されている。隆起部 226A, 226B の外表面は凹状に湾曲しており、内部のメモリ基板 212 を外部から視認可能とする窓として構成されている。本体 211 及びキャップ 214 の各々の開口端には、隆起部 226A, 226B の周面と係合する円弧状の切欠き 211s, 214s がそれぞれ形成されている（図 34 ~ 図 36）。

また、基板ホルダ 213 の表裏面の隆起部 226A, 226B 近傍位置には係合凸部 227A, 227B がそれぞれ形成されており、キャップ 214 の装着時、キャップ 214 の開口部上下内縁位置にそれぞれ形成された係合凹部 217 に係合するようになっている（図 56）。

基板ホルダ 213 の内部には、メモリ基板 212 が挿通される基板挿通孔 225 が形成されている（図 38, 図 40 ~ 図 43）。基板ホルダ 213 の全長は、コネクタ 224 を含むメモリ基板 212 の全長よりも短く、基板挿通孔 225 にメモリ基板 212 を挿通させた状態では、基板挿通孔 225 のそれぞれの開口部からメモリ基板 212 のコネクタ 224 及びプリント配線板 223 の後端部がそれぞれ突出している（図 43）。

基板挿通孔 225 の左右の側面部には、メモリ基板 212 のプリント配線板 223 の左右の縁部が係合するガイド部 228, 228 が形成されている（図 41, 図 42）。ガイド部 228, 228 は、基板ホルダ 213 の基板挿入側開口端部 230 の幅方向中心線 230C (図 42) に対して裏面側にオフセットした位置に形成された直線的な溝で形成されている。このオフセット量は、コネクタ 224 とプリント配線板 223 の各

々の軸心間の距離に対応している。

ガイド部 228, 228 は、基板ホルダ 213 に対するメモリ基板 212 の組付姿勢が適正な場合に、メモリ基板 212 の基板ホルダ 213 への進入をガイドする機能を有している。したがって、メモリ基板 212 がその表裏を逆にして基板挿通孔 225 へ挿通されようとしても、メモリ基板 212 とガイド部 228, 228 との係合が不可能又は困難となることから、作業者に対して誤組付であることを認識させることが可能となる。

ガイド部 228, 228 の開口端は比較的幅広に形成され、メモリ基板 212 との組付性が確保されている。一方、ガイド部 228, 228 は、基板挿通孔 225 の一端開口部 239 側に向かうに従い漸次幅狭となるように形成され、その閉塞端 229 (図 42) にはプリント配線板 223 の段部 240 (図 38) を当接させて、メモリ基板 212 のそれ以上の進入を規制する (図 44)。これにより、基板ホルダ 213 の一端開口部 239 からのコネクタ 224 の突出量が規制される。

また、本実施の形態において、コネクタ 224 は、圧入により開口部 239 に組み付けられている。圧入の力の大きさとしては、例えば、作業者が手作業で組み付けられる程度の軽圧入とされている。これにより、メモリ基板 212 が基板ホルダ 213 へ適正に組み付けられた後は、開口部 239 に対するコネクタ 224 の圧入作用で両者が一体化されている。

なお、開口部 239 の縁部内方には、コネクタ 224 の外周面を支持する支持リブ 218 が複数箇所 (本例では上下 3 箇所ずつ) に形成され (図 40, 図 42)、開口部 239 に対する

コネクタ 224 の倒れを規制している。これら支持リブ 218 はストレート状（抜き勾配 0）に形成され、コネクタ 224 の外周面に密着している（図 43）。

図 39において、基板ホルダ 213 の隆起部 226A, 226B の形成部位よりも右方側の領域は、本体 211 に装着される装着部 231 とされている。この装着部 231 は、本体 211 を構成する上本体部 211U 及び下本体部 211L の間に挟持されると共に、これら上本体部 211U 及び下本体部 211L の各々の内面部に溶着される（図 54）。

本体 211 は、上述のように、上本体部 211U 及び下本体部 211L の結合体として構成されている（図 45）。本体 211 の空所 215 は、基板ホルダ 213 の装着部 231 を収容するホルダ収容部 232 と、基板ホルダ 213 から突出するメモリ基板 212 を収容する基板収容部 233 とで構成されて いる。

ホルダ収容部 232 には、基板ホルダ 213 の装着部 231 四隅に形成された結合用リブ 234（図 39～図 42）と係合する凹部 235U, 235L と、装着部 231 の前端 231a の位置を規定する第 1 位置決めリブ 241U, 241L と、装着部 231 の後端 231b の位置を規定する第 2 位置決めリブ 242U, 242L とを有している（図 47～図 50, 図 52）。凹部 235U, 235L には、超音波溶着用の複数の円錐状の突起 235p が形成されている。

基板ホルダ 213 の装着部 231 の表裏面は部分的にシボ面（粗化面）243 とされており（図 39～図 41）、これに対向する上本体部 211U 及び下本体部 211L の各々の内

面との溶着性を高めるよう正在している。なお、シボ面 243 と対向する上本体部 211U, 下本体部 211L の内面側も同様にシボ面とすれば、溶着性を更に高めることができる。

他方、基板収容部 233 は、下本体部 211L 側にあっては、メモリ基板 212 の周縁下面を受ける凹欠部 244a を有する受けリブ 244 が複数箇所に形成されている（図 49, 図 52, 図 53, 図 56）。また、上本体部 211U 側にあっては、受けリブ 244 の形成箇所に対応して、メモリ基板 212 の周縁上面と対向する突部 245a を有する複数の対向リブ 245 が形成されている（図 47, 図 55, 図 56）。メモリ基板 212 は、これら受けリブ 244 と対向リブ 245 とにより挟持されるが、これらのリブ間に若干の隙間を介して介装されるようにしてもよい。

そして、上本体部 211U の周縁内部には断面略三角形状の溶着リブ 246 が複数箇所に設けられており（図 47, 図 48）、下本体部 211L の溶着面 247（図 49, 図 50）に溶着されるようになっている。

また、本実施の形態では、ホルダ収容部 232 の内部両側面に各々ガイドリブ 248, 248 が設けられ、基板ホルダ 213 の装着部 231 の両側面にはこれらガイドリブ 248, 248 と係合可能な係合溝 249, 249 が設けられている。係合溝 249, 249 は、基板ホルダ 213 の裏面側にのみ形成されており、基板ホルダ 213 の表裏が逆の状態では下本体部 211L との組付けが不可能な構成とされている。

基板ホルダ 213 と本体 211 との組付けは、図 52 に示すように、先ず、下本体部 211L のホルダ収容部 232 に対し

て、基板ホルダ 213 の装着部 231 を組み込む。このとき、基板ホルダ 213 の表裏が逆の場合、装着部 231 がガイドリブ 248 と係合せず、ホルダ収容部 232 への組付けが規制されることから、作業者に対して誤組付を認識させることができ 5 る。これにより、本体 211 に対するメモリ基板 212 の誤組付が、この基板ホルダ 213 によって防止されることになる。

下本体部 211L のホルダ収容部 232 へ基板ホルダ 213 が組み込まれると、基板ホルダ 213 の装着部 231 は、その前端 231a が第 1 位置決めリブ 241U, 241L に当接し、後端 231b が第 2 位置決めリブ 242U, 242L に当接することにより、その前後方向に位置決めされる(図 52)。

また、基板ホルダ 213 に組み込まれているメモリ基板 212 は、下本体部 211L の基板収容部 233 において、複数の受けリブ 244 により支持されている。このとき、メモリ基板 212 は、その段部 250 が第 2 位置決めリブ 242U, 242L に当接し、後端部が本体底部側の受けリブ 244 に当接することによりその前後方向に位置決めされる(図 52)。

次に、図 54 に示すように、基板ホルダ 213 (及びメモリ基板 212) が組み込まれた下本体部 211L に対して、上本体部 211U が組み付けられる。これら上本体部 211U と下本体部 211L との結合は、溶着面 247 における超音波溶着接合により行われる。

このとき、基板ホルダ 213 の装着部 231 は、その結合用リブ 234 が凹部 235U, 235L に対し突起 235P を介して溶着されると共に、そのシボ面 243 が上本体部 211U 及び下本体部 211L の各々の内面部に対して溶着される。こ

れにより、基板ホルダ 213 は、二分割構造の上、下本体部 211U, 211L の接合と同時にこれらに対して強固に溶着接合される。

また、メモリ基板 212 は、本体 211 の基板収容部 233 において、複数組の受けリブ 244 と対向リブ 245 との間に介装されて、本体内部における基板のバタツキが抑制される。また、これらリブ 244, 245 と基板間に若干の隙間を介在させることにより、メモリ基板 212 の熱変形をある程度許容して、基板ストレスを緩和し、半導体メモリ 211A, 211B 等の電子部品の破損防止あるいは部品接合部の欠損防止を図ることができるようになる。

以上のように、本実施の形態によれば、上述の各実施の形態と同様に、本体 211 に対するメモリ基板 212 の誤組付防止を図ることができ、これにより誤組付による品質の低下及び製品間の品質のバラツキを防止することができる。

また、本実施の形態における外部記憶装置 210 は、上述の各実施の形態と異なり、基板ホルダ 213 を上下二分割構造の本体 211 間に挟持されることにより一体化される構成を採用している。

例えば、記録容量の増大を図るため、メモリ基板に複数の半導体メモリが搭載されることになると、メモリ基板の長さ寸法は大きくなる（細長くなる）。この場合、細長くなったメモリ基板を収容する本体も細長くなり、これを射出成形にて一体的に形成するとなると、金型の抜き勾配等の関係により開口部とは反対側の肉厚が大きくなり、基板を収容する内部容積が不足したり、ヒケが発生するなどの問題が生じる。

一方、メモリ基板を収容する基板ホルダ及び本体の長さ寸法が大きくなると、上述の各実施の形態のように基板ホルダの端面と本体との間の長さ方向（コネクタ着脱方向）における溶着作業が困難になり、溶着不足を招くおそれがある。また、本体 5 及び基板ホルダの長さ寸法が大きく、使用時において機器側面からの製品の突出量が大きくなる結果、本体が受ける外力（曲げ、ねじり応力等）による溶着接合部が受けるストレスが増長され、最悪の場合、接合部が破損して本体と基板ホルダとが分離するおそれがある。

そこで、本実施の形態では、基板ホルダ 213 をその表裏から挟み込むように本体 211 を上本体部 211U 及び下本体部 211L の二分割構造とし、超音波接合により、これら上本体部 211U、下本体部 211L 及び基板ホルダ 213 を一体化するようにしている。

本体 211 に対する基板ホルダ 213 の溶着面は、上本体部 211U 及び下本体部 211L の各々の内壁面に向する表裏面とすることにより、溶着領域の大面積化を図る。

本体 211 の内部空所 215 は、基板ホルダ 213 を収容するホルダ収容部 232 と、基板ホルダ 213 から突出するメモリ基板 212 を収容する基板収容部 233 とで構成しする。

ホルダ収容部 232 には、基板ホルダ 213 の前後方向（長さ方向）における位置決め機構（241U, 241L, 242U, 242L）を設けて、特に基板ホルダ 213 の抜け止め機能を発揮させる。

基板収容部 233 には、メモリ基板 212 の周縁を上下から挟み込むように支持する機構（244, 245）を設け、本体

内部における基板のガタツキ防止効果を持たせる。また、メモリ基板 212 の前後方向（長さ方向）の位置決め機構（242U, 242L, 244, 245）を設けることによって、本体内部における基板の前後移動を阻止する。

5 以上のように構成することにより、本体 211 と基板ホルダ 213 とを強固に同時溶着できるので接合強度を確保できると共に、組立工程及び超音波溶着機等の設備が最小限となりコストアップとならない。また、万一、外力等の影響でこれらの間の接合強度が劣化したとしても、基板ホルダ 213 の抜け止め機構により両者間の分離を確実に阻止して、製品寿命を確保する。更に、本体内部においてメモリ基板の周縁を安定に支持することが可能となるので、引っ張り及び曲げ応力に強くなり、基板あるいは電子部品を損傷から守ることができ、部品接合部の欠損も防止することができる。これにより、記録情報の記録
10 / 読み出し操作を長期間高い信頼性で提供できる。
15

以上、本発明の各実施の形態について説明したが、勿論、本発明はこれらに限定されることなく、本発明の技術的思想に基づいて種々の変形が可能である。

例えば以上の第 1 の実施の形態では、本体 11 と基板ホルダ 13 との誤組付を防止するために各々に直線的なリブを形成したが、これらリブの形成本数は上記の実施の形態に限られず、その数を更に増加してもよい。これにより、溶着時における接合強度信頼性をより一層高めることができる。

また、以上の第 3 の実施の形態では、第 1 本体部 121 と第 2 本体部 122 との誤組付を防止するために、係合爪 152S と非係合部 162S との係合位置のみ表裏に關し非対称な位

置に配置したが、これ以外の係合爪と被係合部との係合位置に
関しても表裏に関して非対称な位置に配置するようによく
よい。

更に、メモリ基板 112 と基板ホルダ 113 との間の組付け
5 に関しては、基板ホルダ 113 の表面 113A 及び裏面 113B
に施される印刷パターンの相違や、基板ホルダ 113 の突起
128 の向きで基板ホルダ 113 の表裏を区別することができる。
10 例えば、印刷工程に用いられる基板ホルダ 113 の押え
治具に対し、基板ホルダ 113 の表面 113A 側が上方を向い
ていているときにのみ当該突起 128 に嵌合するニゲを形成して
おき、基板ホルダ 113 の裏面 113B 側が上方を向いている
ときにセット位置に基板ホルダ 113 をセットできないよう
にすればよい。

一方、本発明に係る外部記憶装置の外部接続端子（コネクタ）
15 は、コンピュータ等の U S B ポート等に対して接続方向に制限
がある場合が多い。すなわち、U S B ポートに誤った方向で外
部記憶装置を装着すると、U S B ポート及び当該外部記憶装置
の外部接続端子の破損を引き起こすおそれがある。

そこで、例えば図 5.7A 及び図 5.7B に示す外部記憶装置 7
20 0 のように、U S B ポートに対するコネクタ 24 の接続方向を
示す誤接続防止リブ 71 を設けている。これにより、当該誤接
続防止リブ 71 の形成面を基準にコネクタ 24 の接続方向を
決定することができるようになる。

また、コンピュータ等例えば U S B ポートを備えた電子機器
25 であって、U S B ポートを筐体内部に収容せしめ、当該筐体に
U S B ポートと連絡する接続孔を設けた構成のものにあって

は、当該接続孔に上記誤接続防止リブ 7 1 に対応する切欠きを形成しておき、コネクタ 2 4 の誤った方向での挿通を阻止することも可能となる。

更に、当該外部記憶装置 7 0 の構成によれば、本体 1 1 に対して誤接続防止リブ 7 1 に対応する切欠きを形成することにより、これら本体 1 1 と基板ホルダ 1 3との間において表面 1 1 A, 1 3 A どうしの適正な組付作業を確保することができる。
5

産業上の利用可能性

以上述べたように、本発明の外部記憶装置によれば、本体に対するメモリ基板の誤組付を確実に防止することができるので、誤組付に起因する製品の品質のバラツキや、製品の信頼性の低下を回避することができる。
10

請求の範囲

1. 本体と、

5 少なくとも半導体メモリが搭載され一端縁部に外部接続端子を有するメモリ基板と、

前記メモリ基板が挿通される基板挿通孔を内部に有し、前記基板挿通孔の一端開口部から前記外部接続端子を外方へ突出させた状態で前記メモリ基板を前記本体に固定する基板ホルダと、

10 前記基板ホルダに対して着脱可能とされ前記外部接続端子を保護するためのキャップとを備えた外部記憶装置であって、

前記本体の内部には、前記メモリ基板の組付姿勢が適正でない場合にその組付けを規制する誤組付規制手段が設けられて

15 いる

ことを特徴とする外部記憶装置。

2. 前記誤組付規制手段が、前記メモリ基板の他端縁部と交差する方向に延在するリブであって、前記本体に対する前記メモリ基板の組付姿勢が適正でない場合に前記メモリ基板の他端縁部に当接して前記メモリ基板の前記本体内部への進入を規制する

ことを特徴とする請求項 1 に記載の外部記憶装置。

3. 前記リブには、前記本体に対する前記メモリ基板の組付姿勢が適正な場合に前記メモリ基板の他端縁部を挟持する挟持溝が形成されている

ことを特徴とする請求項 2 に記載の外部記憶装置。

4. 前記挟持溝が、前記メモリ基板の進入による塑性変形を伴って前記メモリ基板を挟持する

ことを特徴とする請求項3に記載の外部記憶装置。

5. 前記リブには、前記本体に対する前記メモリ基板の組付姿勢が適正な場合に前記メモリ基板の前記本体内部への進入をガイドするガイド溝が形成されている

ことを特徴とする請求項2に記載の外部記憶装置。

6. 前記本体の底部には、前記進入したメモリ基板の他端縁部を挟持する挟持部が設けられている

10 ことを特徴とする請求項5に記載の外部記憶装置。

7. 前記挟持部が、前記メモリ基板の進入による塑性変形を伴って前記メモリ基板を挟持する

ことを特徴とする請求項6に記載の外部記憶装置。

8. 前記本体には前記基板ホルダが挿通される空所を有し、
15 前記空所の内面には、前記本体に対する前記基板ホルダの組付姿勢が適正でない場合に前記基板ホルダに当接して前記基板ホルダの前記空所内部への進入を規制する規制部が設けられている

ことを特徴とする請求項1に記載の外部記憶装置。

20 9. 前記基板ホルダの、前記空所に挿着される側の端部領域外面には、前記空所に対する前記基板ホルダの挿通方向に沿つて直線的なリブが複数設けられており、

前記複数のリブは、前記本体に対する前記基板ホルダの組付姿勢が適正な場合には前記規制部に当接せず、前記基板ホルダの組付姿勢が適正でない場合には前記規制部に当接する位置に各々設けられている

ことを特徴とする請求項 8 に記載の外部記憶装置。

10. 前記複数のリブのうち少なくとも一部が、前記本体と前記基板ホルダとの間の超音波溶着時において溶着用リブとして機能する

5 ことを特徴とする請求項 9 に記載の外部記憶装置。

11. 前記本体が略円柱形状を呈し、その周面部には、前記基板ホルダが挿通される空所が開口されているとともに、

前記キャップの前記本体側端部が、前記本体の周面部に対応した形状を呈している

10 ことを特徴とする請求項 1 に記載の外部記憶装置。

12. 前記略円柱形状を呈する本体の各々の端部が、内方に湾曲する曲面形状を呈しているとともに、

前記キャップの表裏面には滑り止め用の波状部が設けられている

15 ことを特徴とする請求項 11 に記載の外部記憶装置。

13. 前記メモリ基板が、前記本体の軸心位置に対してオフセットした位置に配置されている

ことを特徴とする請求項 1 に記載の外部記憶装置。

14. 前記本体が、

20 前記基板ホルダが挿着される第 1 本体部と、

前記第 1 本体部の、前記基板ホルダが挿着される側とは反対側の端部領域を形成する第 2 本体部とからなり、

前記第 2 本体部には、前記メモリ基板に対してカード状半導体メモリ装置を着脱するためのスロットが設けられている

25 ことを特徴とする請求項 1 に記載の外部記憶装置。

15. 前記第 2 本体部が、前記第 1 本体部に対して複数の係

合爪を介してのスナップ係合により結合されていることを特徴とする請求項 1 4 に記載の外部記憶装置。

16. 前記第 1 本体部には、前記第 2 本体部の組付姿勢が適正でない場合に前記複数の係合爪のうち少なくとも一部の係合爪の前記第 1 本体部への進入を規制する壁部が設けられている

ことを特徴とする請求項 1 5 に記載の外部記憶装置。

17. 前記本体の内壁面と前記メモリ基板の他端縁部との間には隙間が形成されるとともに、前記外部接続端子は、前記基板挿通孔の一端開口部に対して圧入されていることを特徴とする請求項 1 に記載の外部記憶装置。

18. 前記基板挿通孔には、前記基板ホルダに対して前記メモリ基板の組付姿勢が適正な場合に前記メモリ基板の前記基板ホルダへの進入をガイドするガイド部が形成されていることを特徴とする請求項 1 に記載の外部記憶装置。

19. 前記本体は上下二分割構造を有しており、前記基板ホルダは前記二分割構造の本体に挟持されていることを特徴とする請求項 1 に記載の外部記憶装置。

20. 前記本体の内部には、前記基板ホルダを前後方向に位置決めする機構が設けられていることを特徴とする請求項 1 9 に記載の外部記憶装置。

21. 前記二分割構造の本体の少なくとも一方には、前記本体に対する前記基板ホルダの組付姿勢が適正な場合に前記基板ホルダの外周部と係合する係合部が形成されていることを特徴とする請求項 1 9 に記載の外部記憶装置。

22. 前記基板ホルダの外周面の少なくとも一部は、前記本

体の内面に溶着されている

ことを特徴とする請求項 1 9 に記載の外部記憶装置。

2 3 . 前記本体の内面には、前記基板ホルダの抜け止め部が形成されている

5 ことを特徴とする請求項 1 9 に記載の外部記憶装置。

2 4 . 前記本体の内部には、前記基板ホルダから突出するメモリ基板の周縁を上下から挟み込むように支持する機構が設けられている

ことを特徴とする請求項 1 9 に記載の外部記憶装置。

1/51

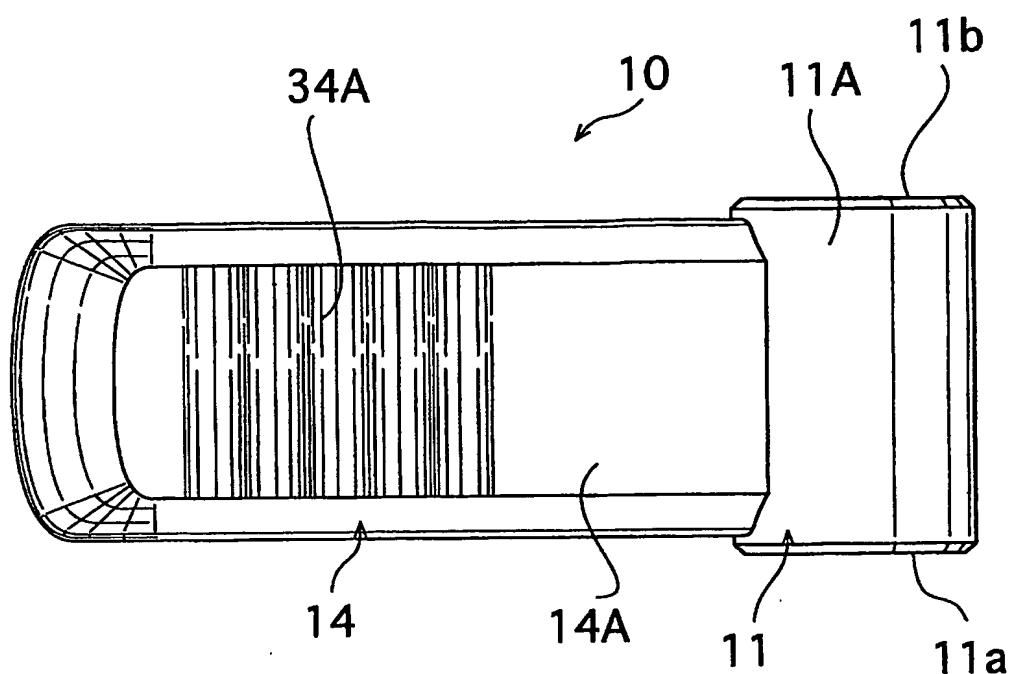


Fig.1

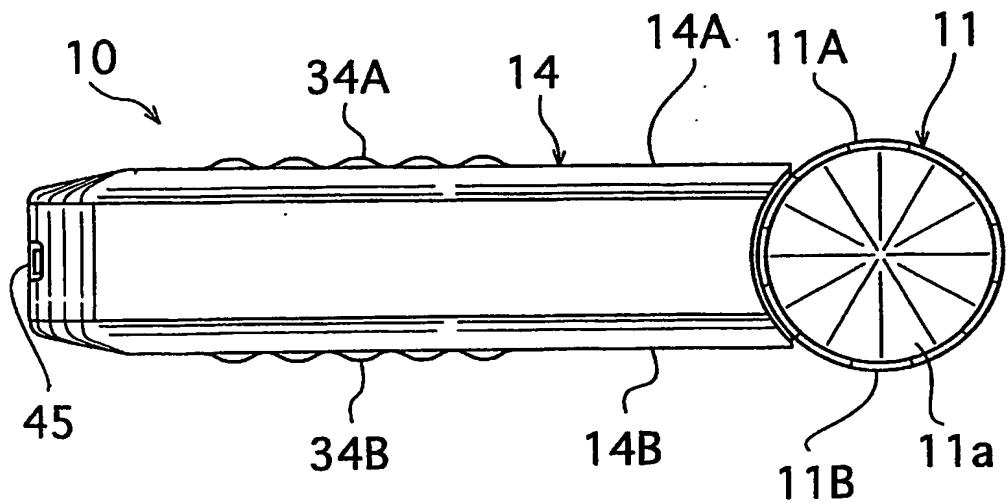


Fig.2

2/51

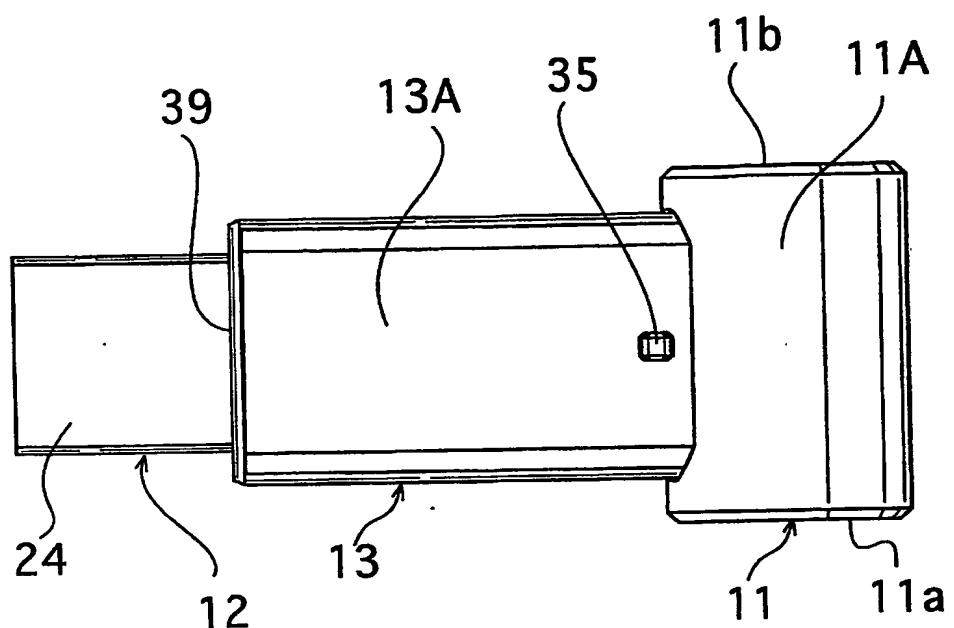


Fig.3

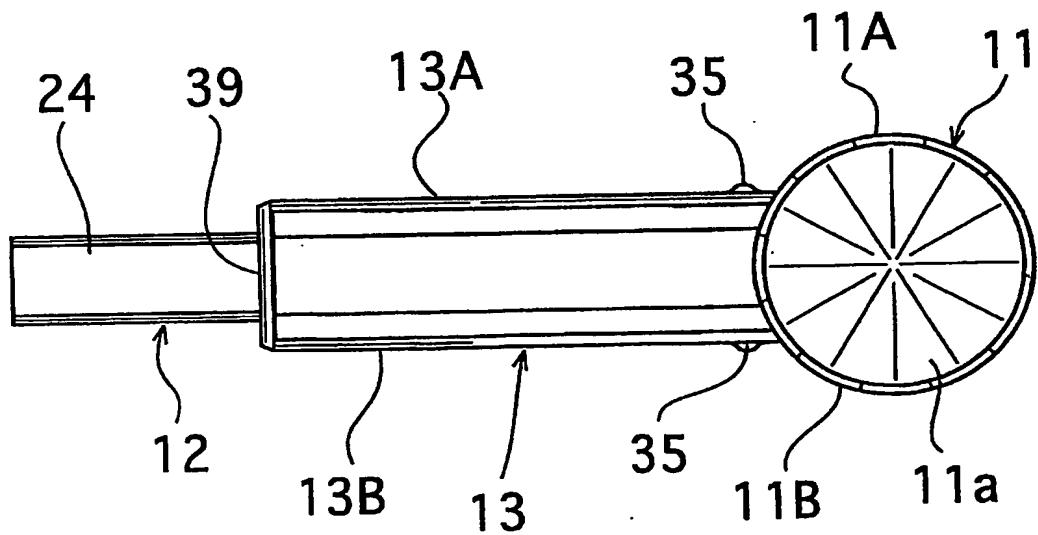


Fig.4

3/51

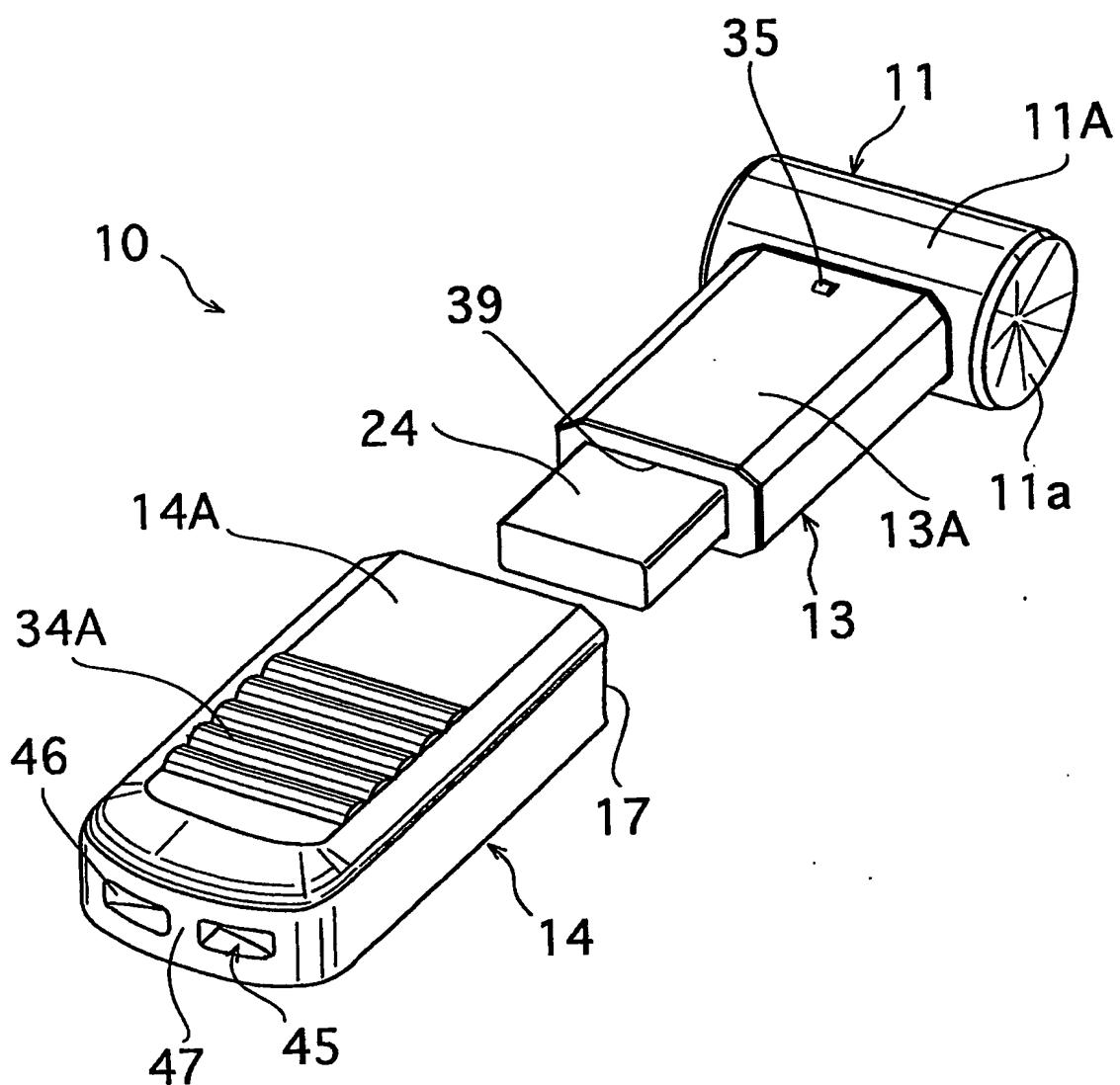


Fig.5

4/51

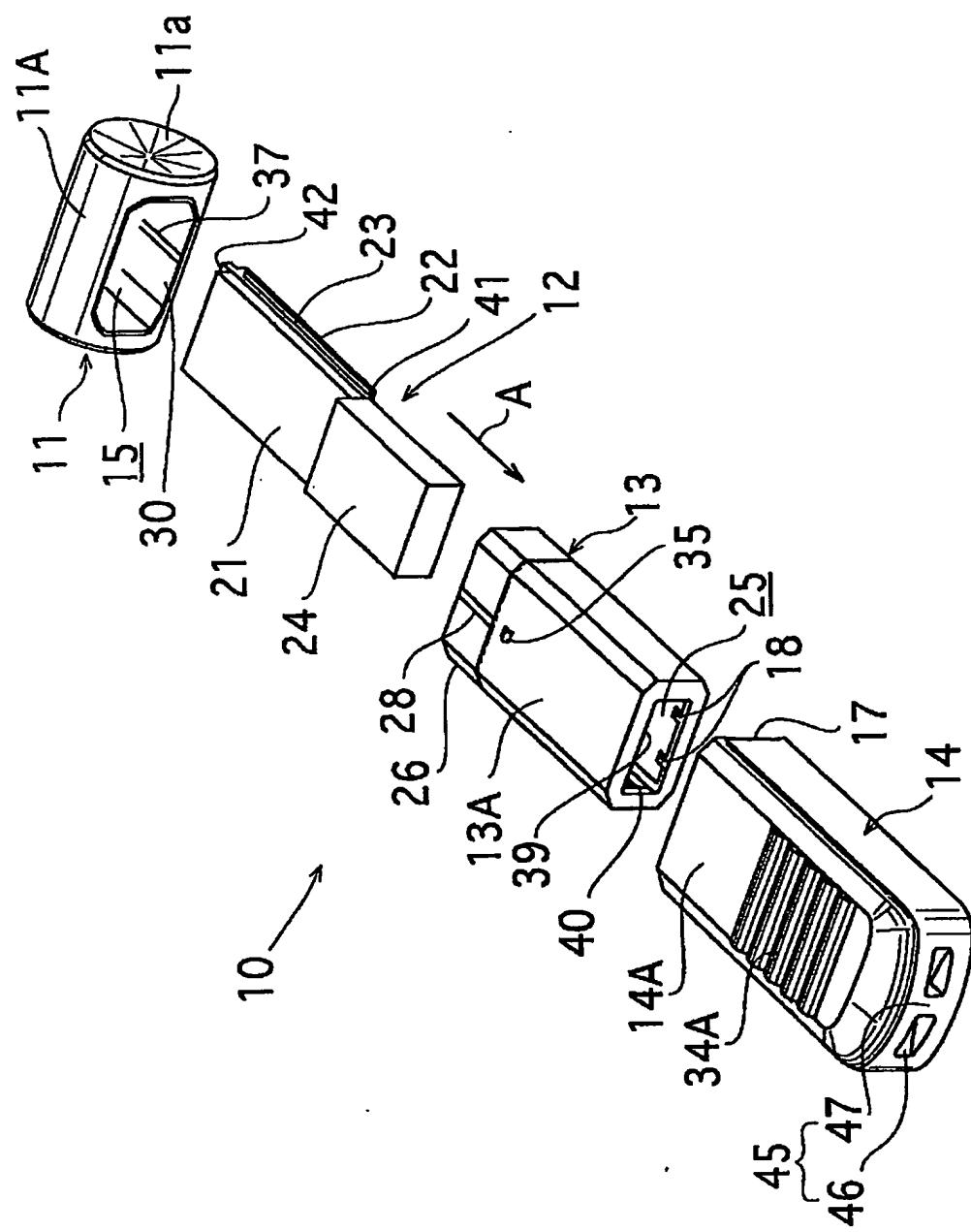


Fig. 6

5/51

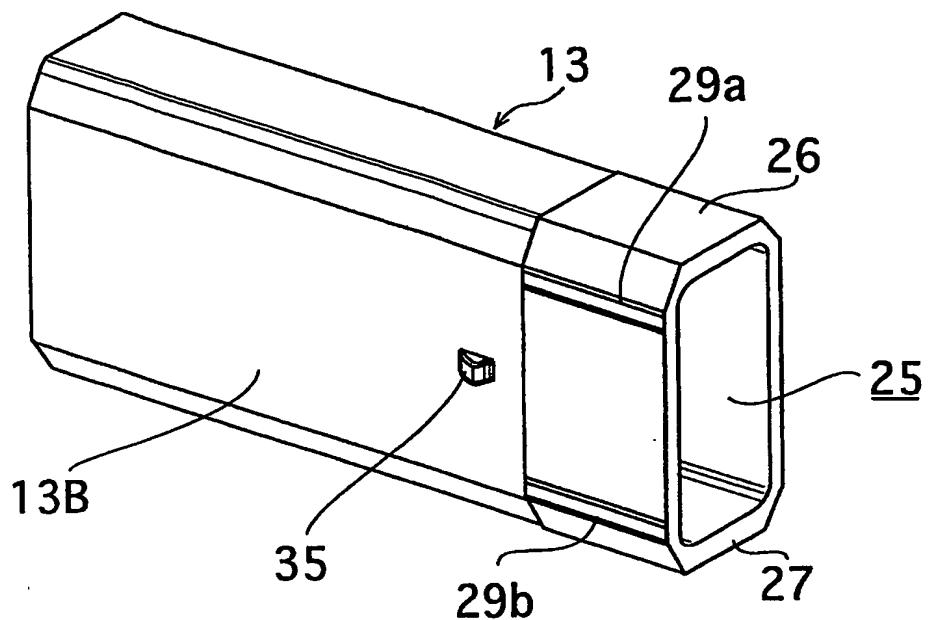


Fig.7

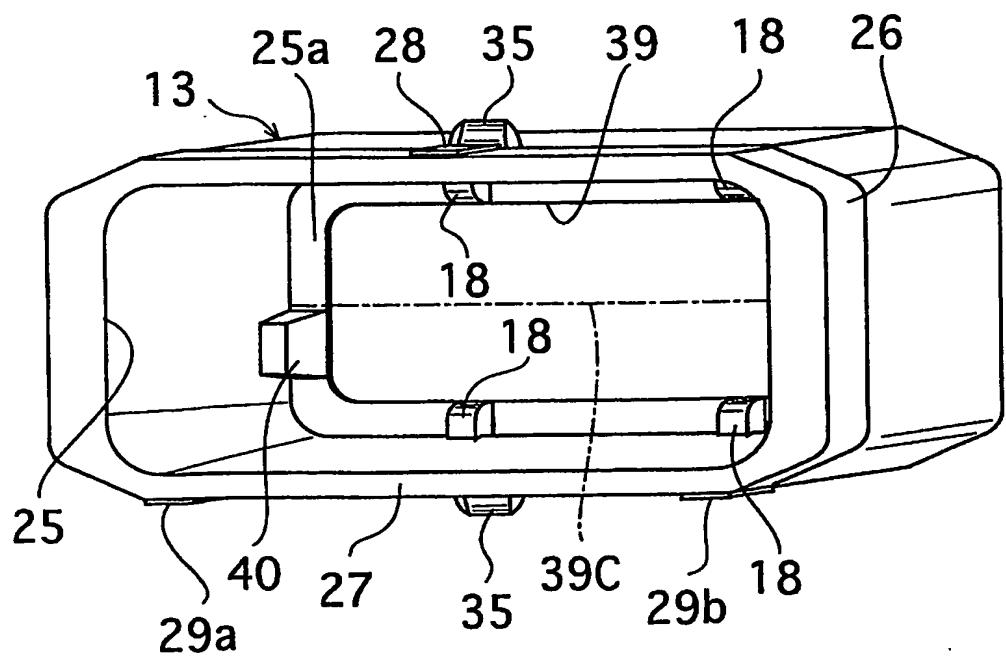


Fig.8

6/51

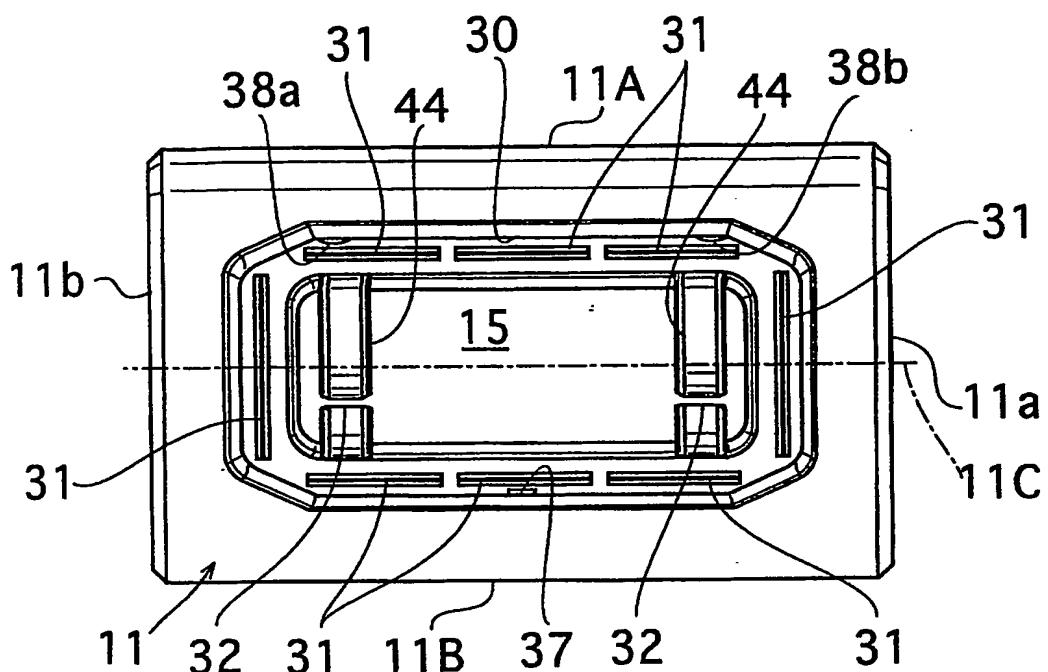


Fig.9

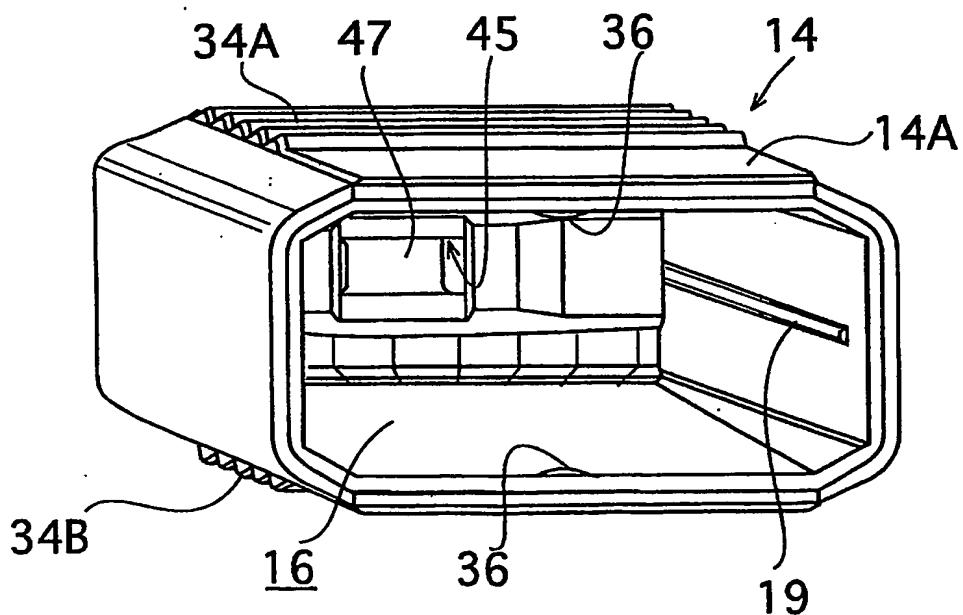


Fig.10

7/51

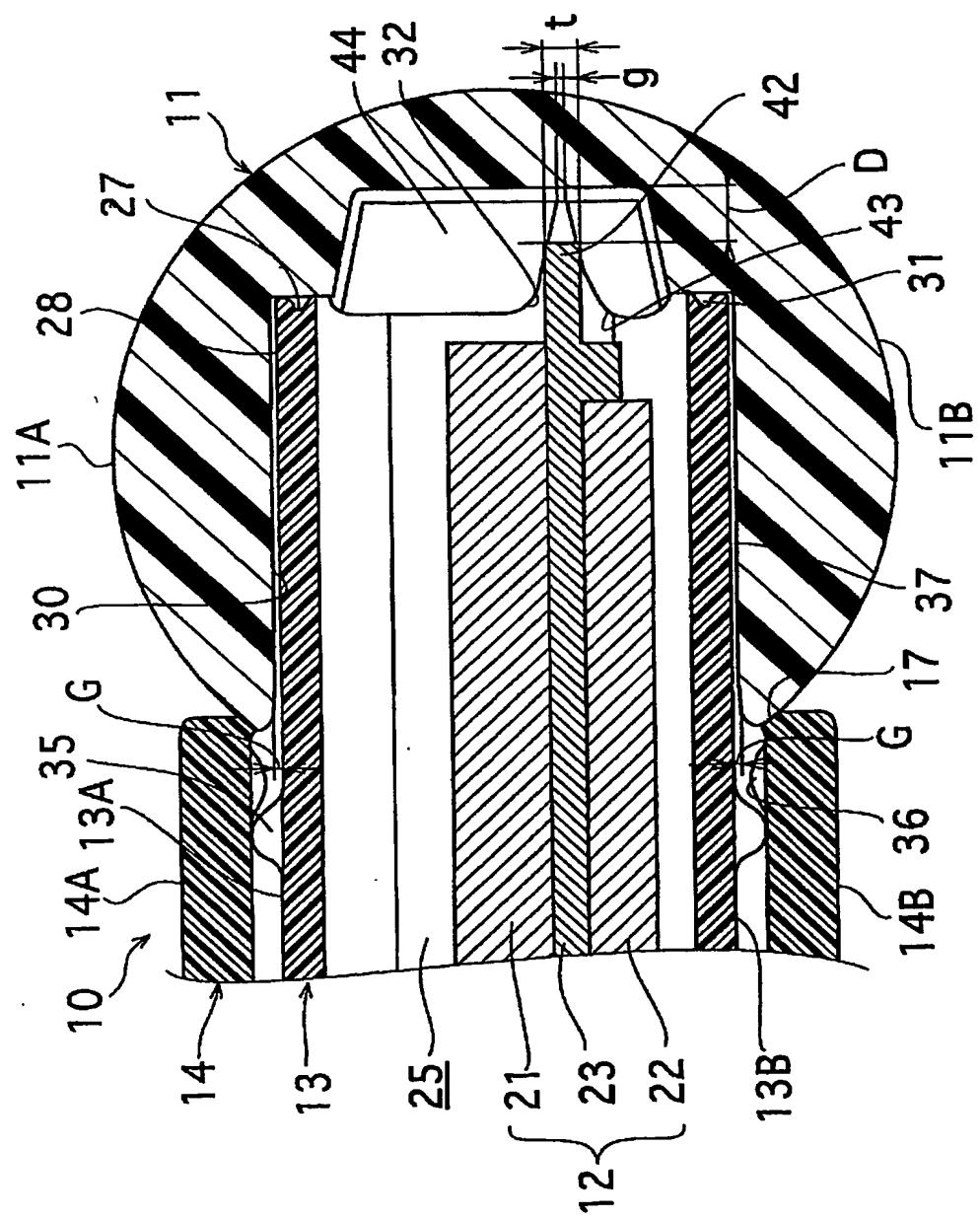


Fig.11

8/51

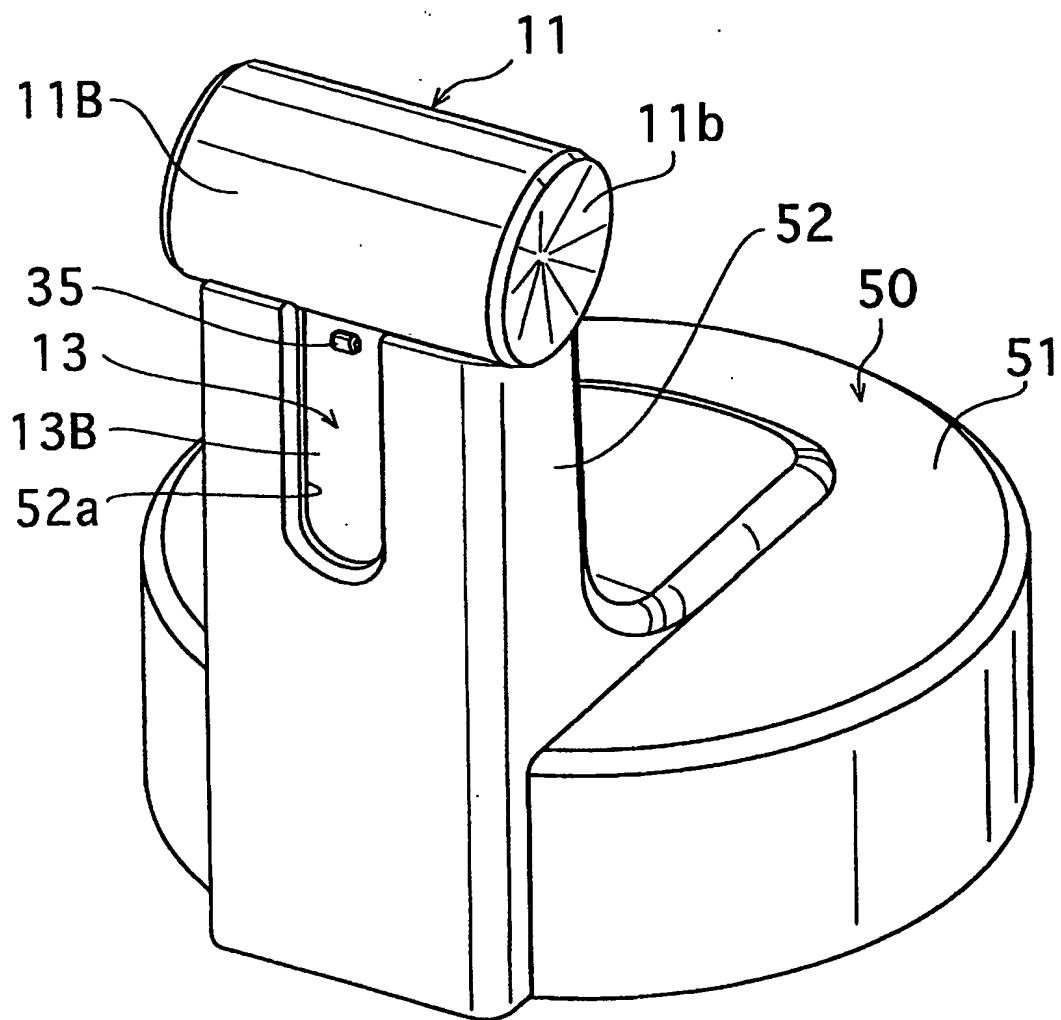


Fig.12

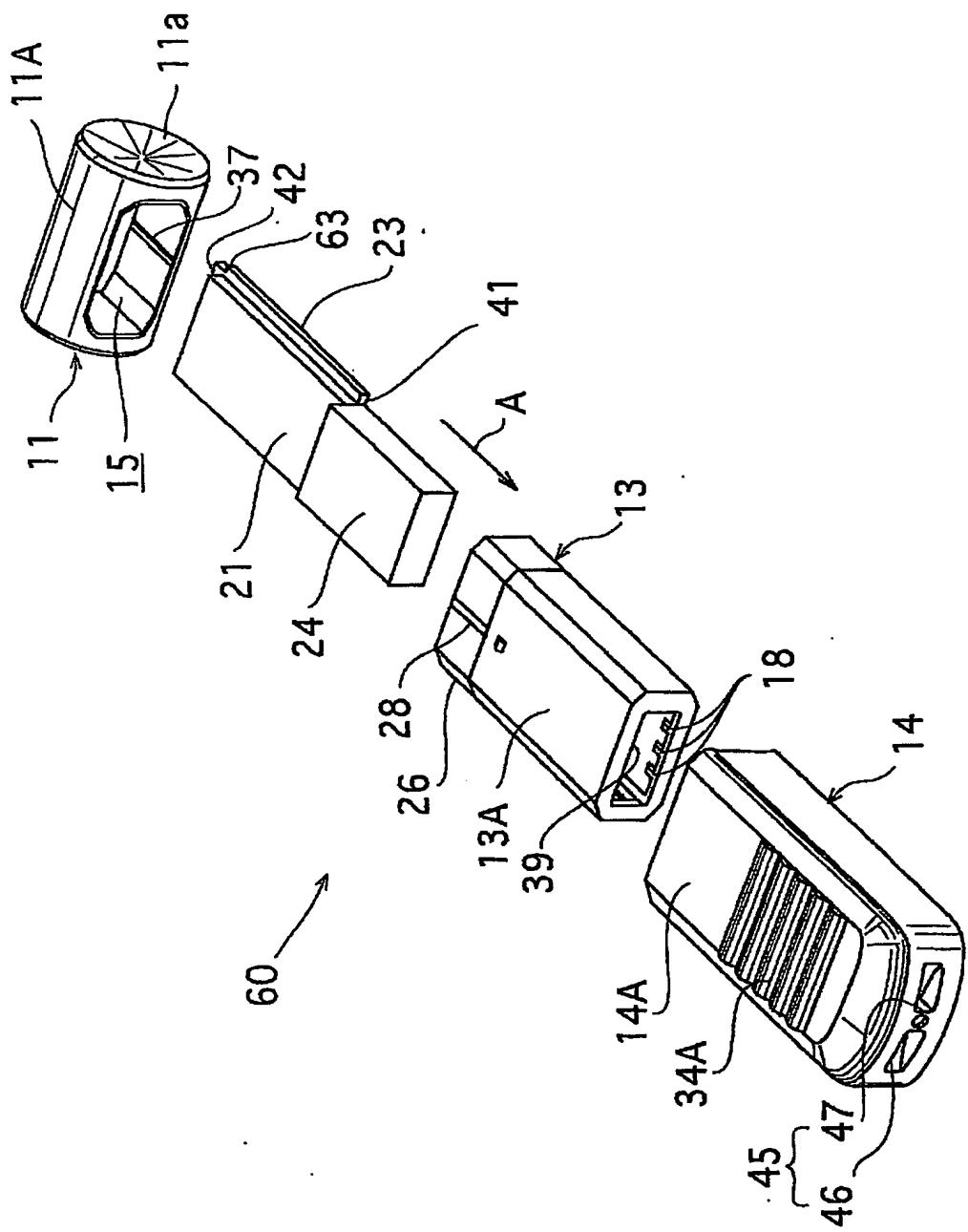


Fig.13

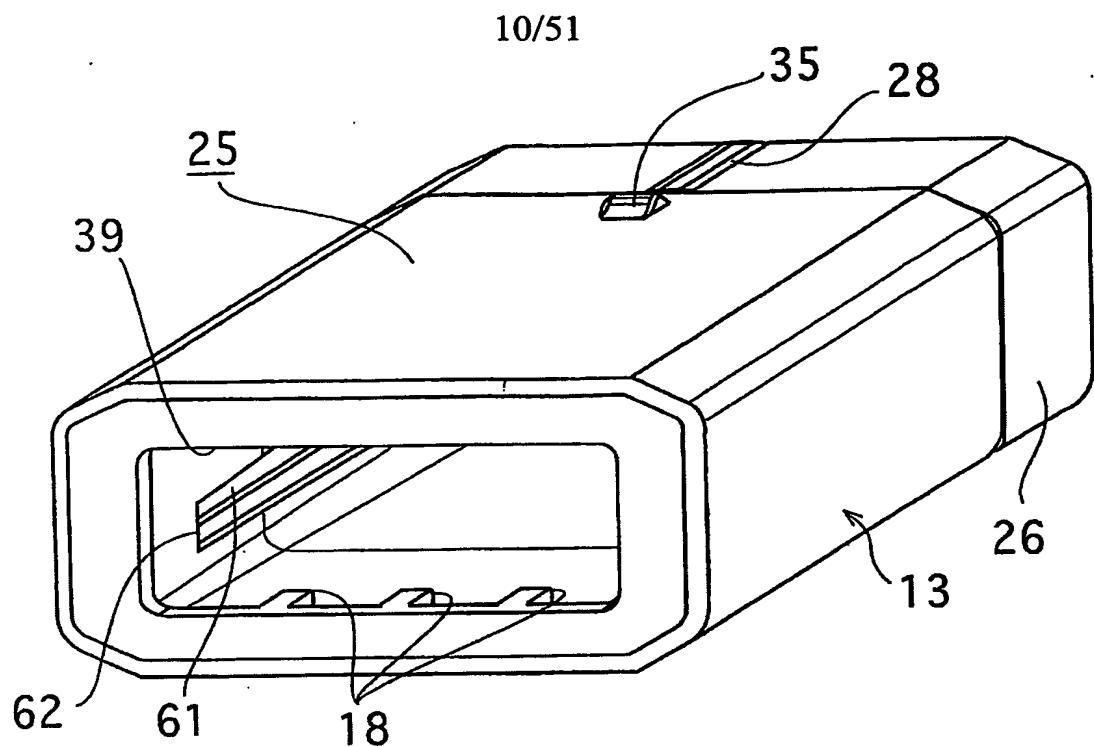


Fig.14

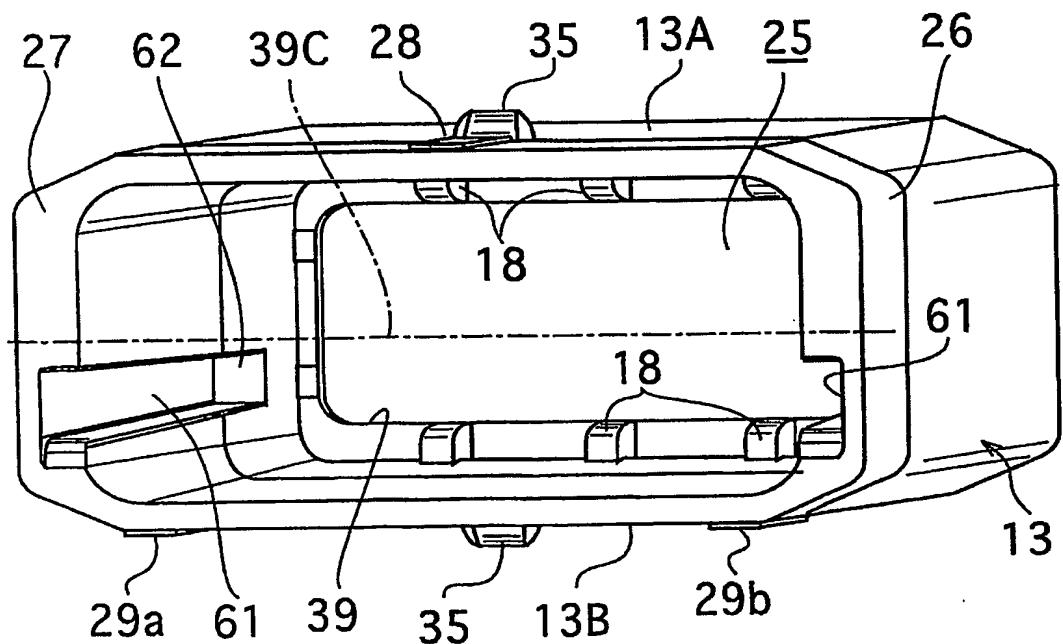


Fig.15

11/51

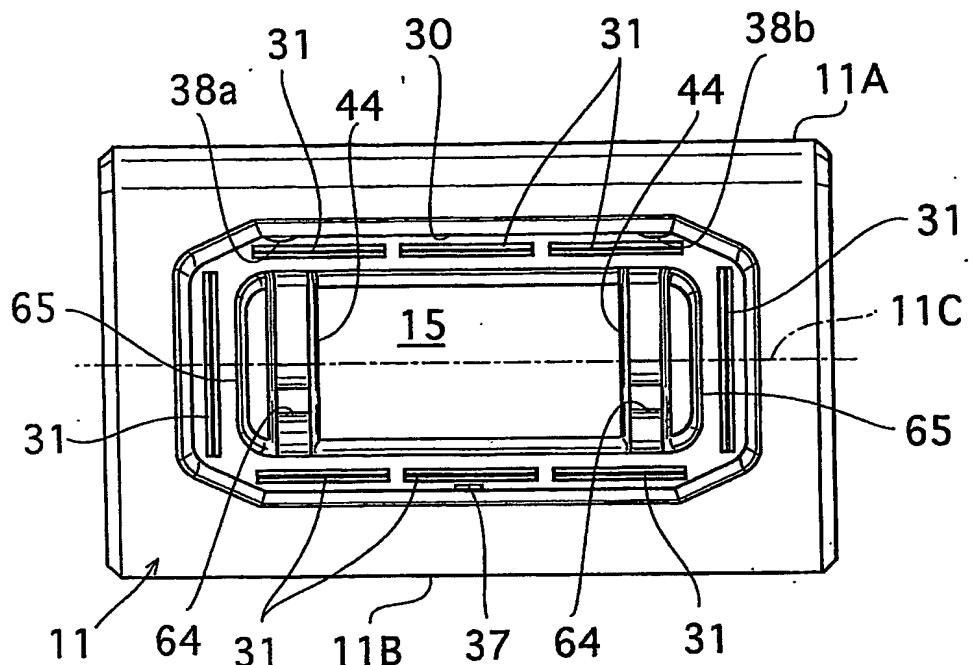


Fig.16

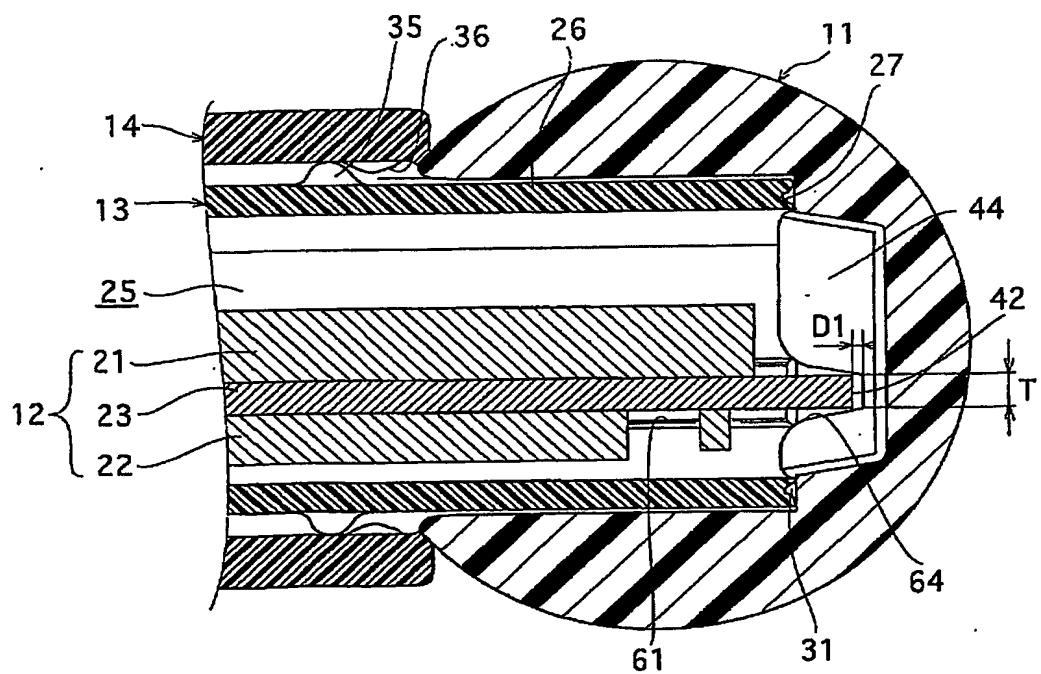


Fig.17

12/51

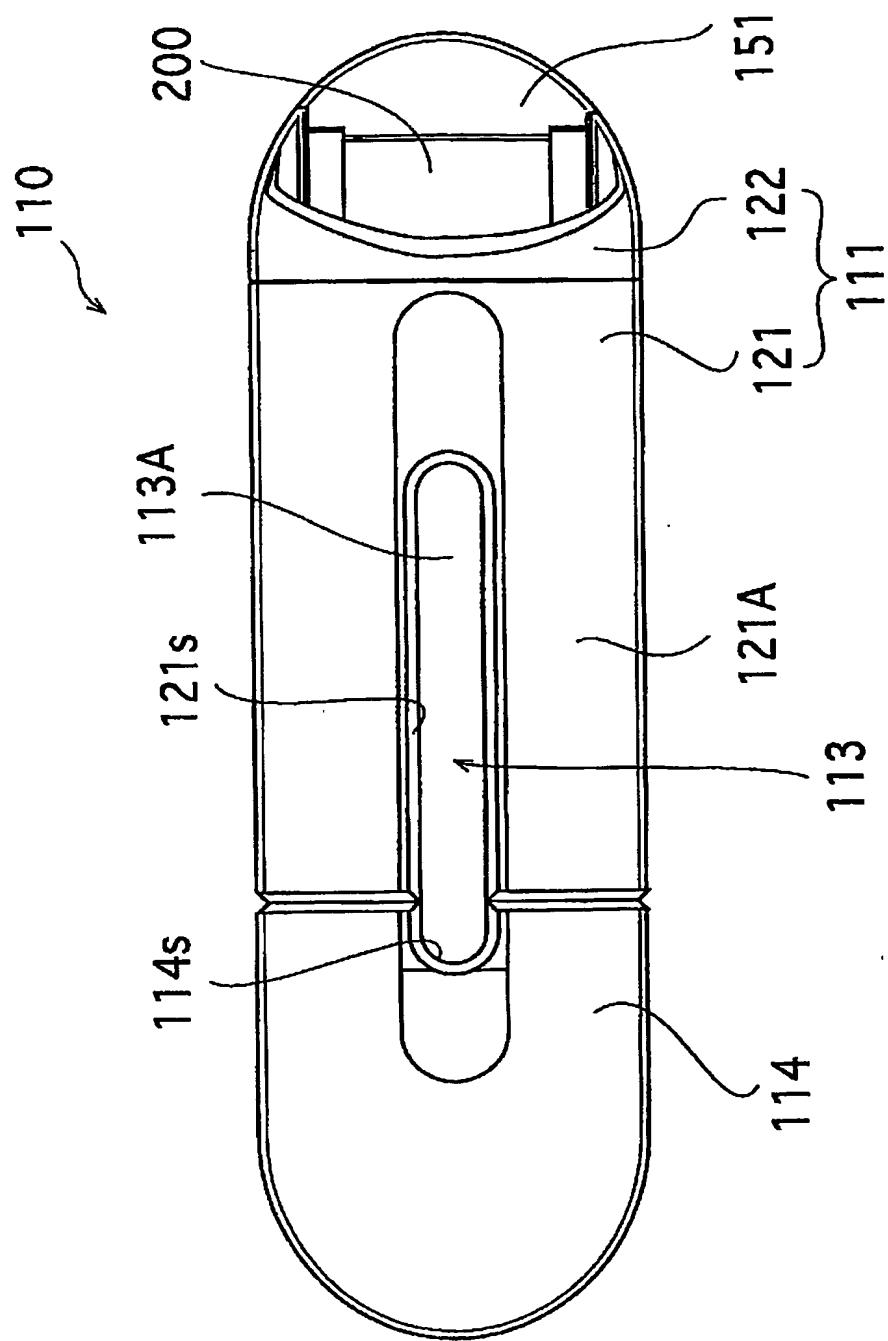


Fig.18

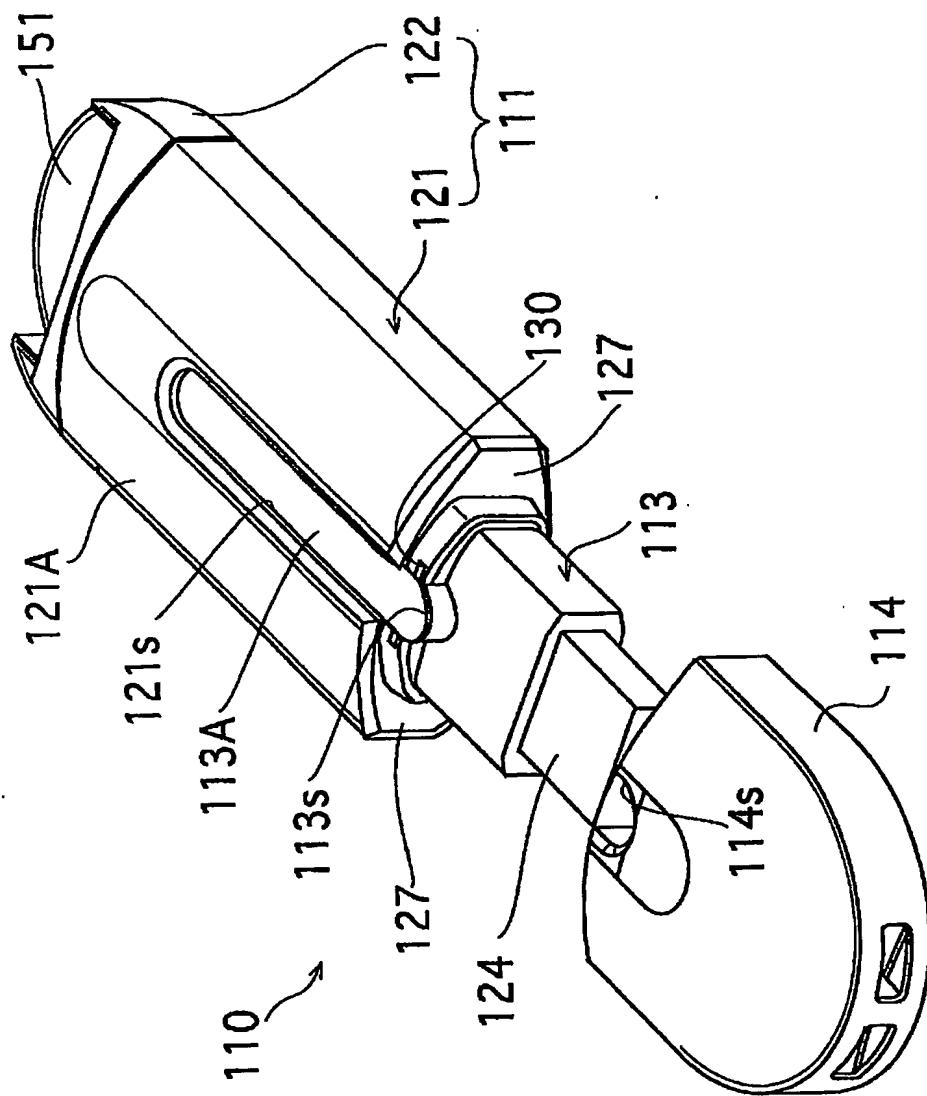


Fig.19

14/51

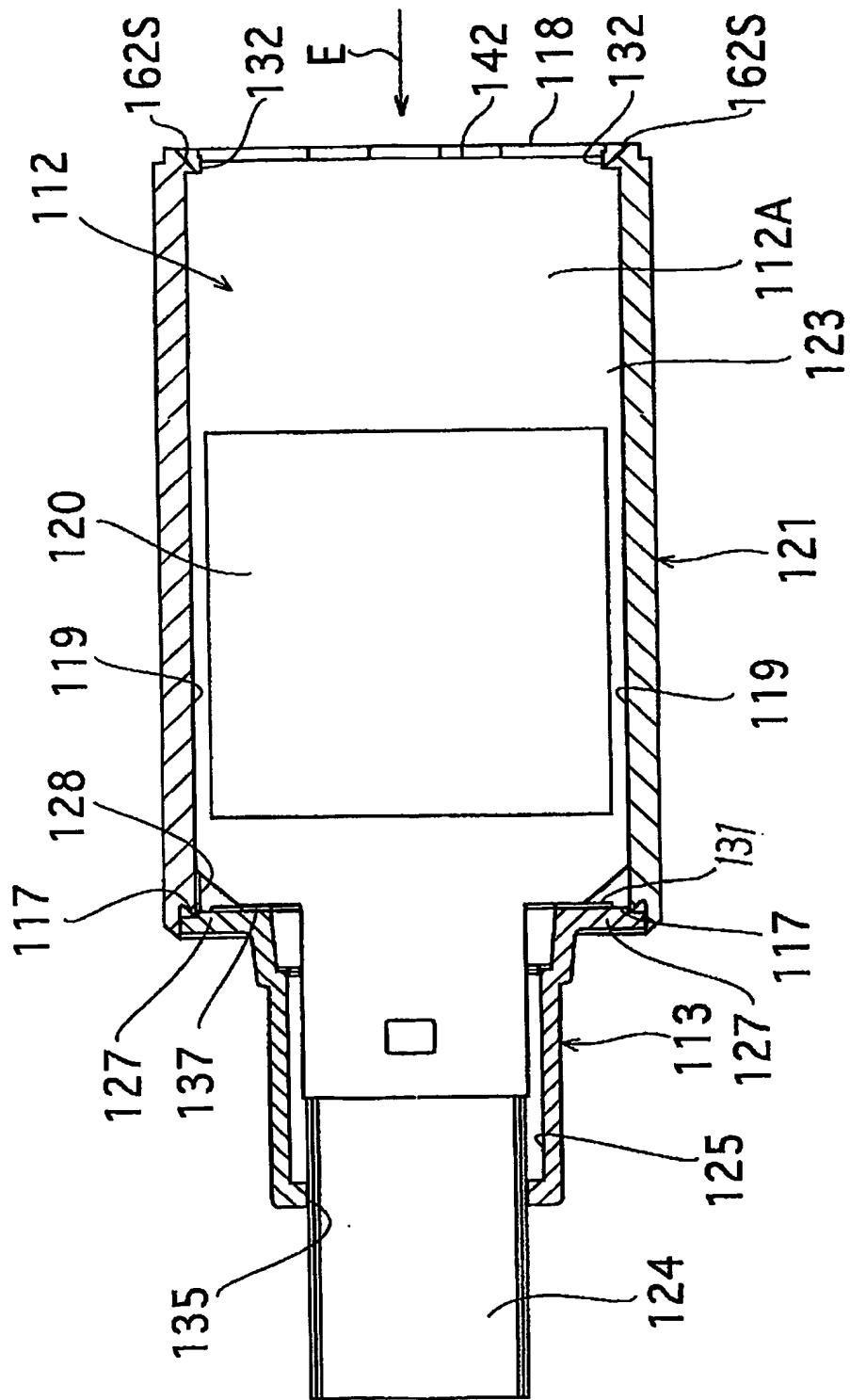


Fig.20

15/51

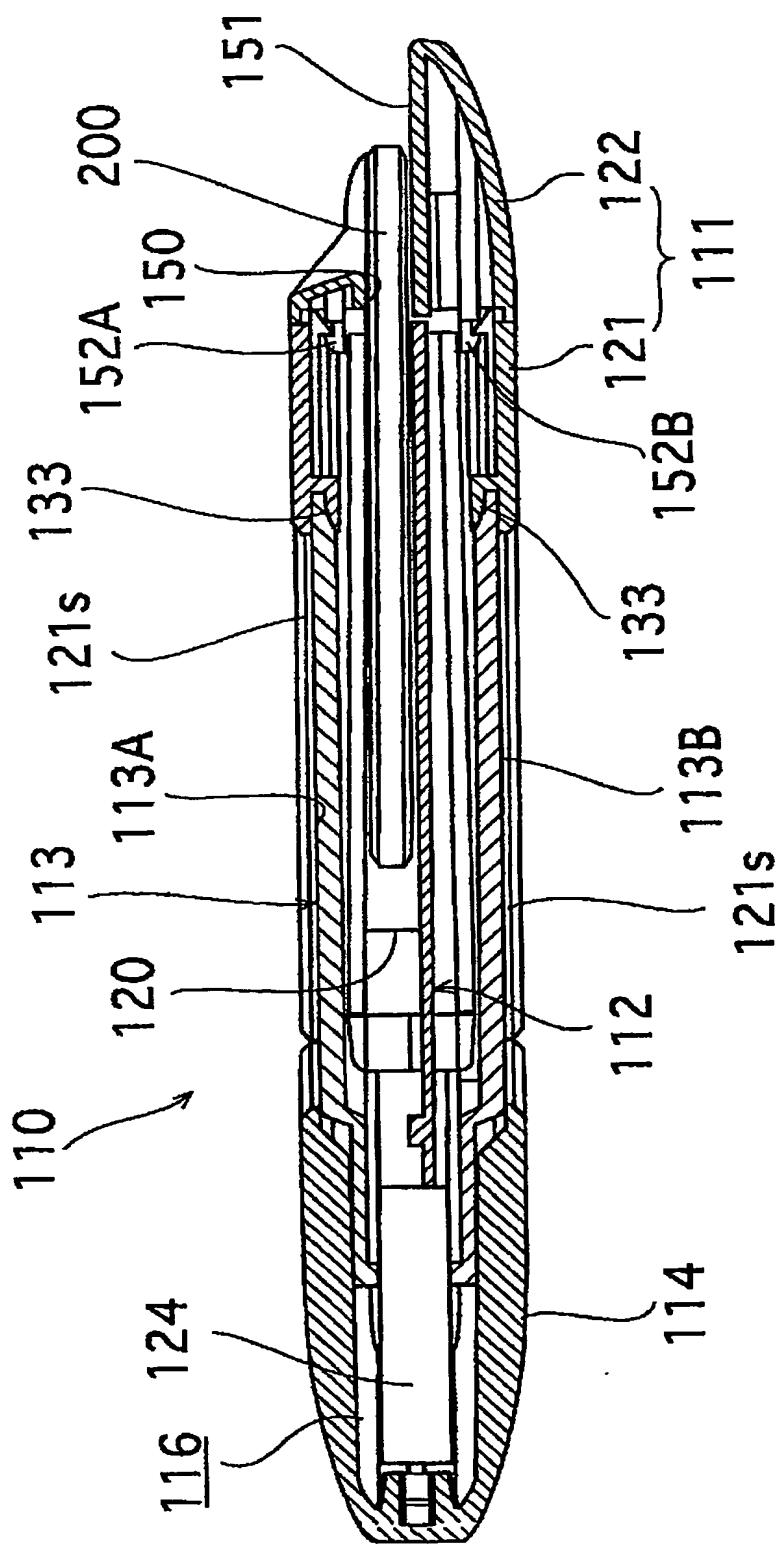


Fig.21

16/51

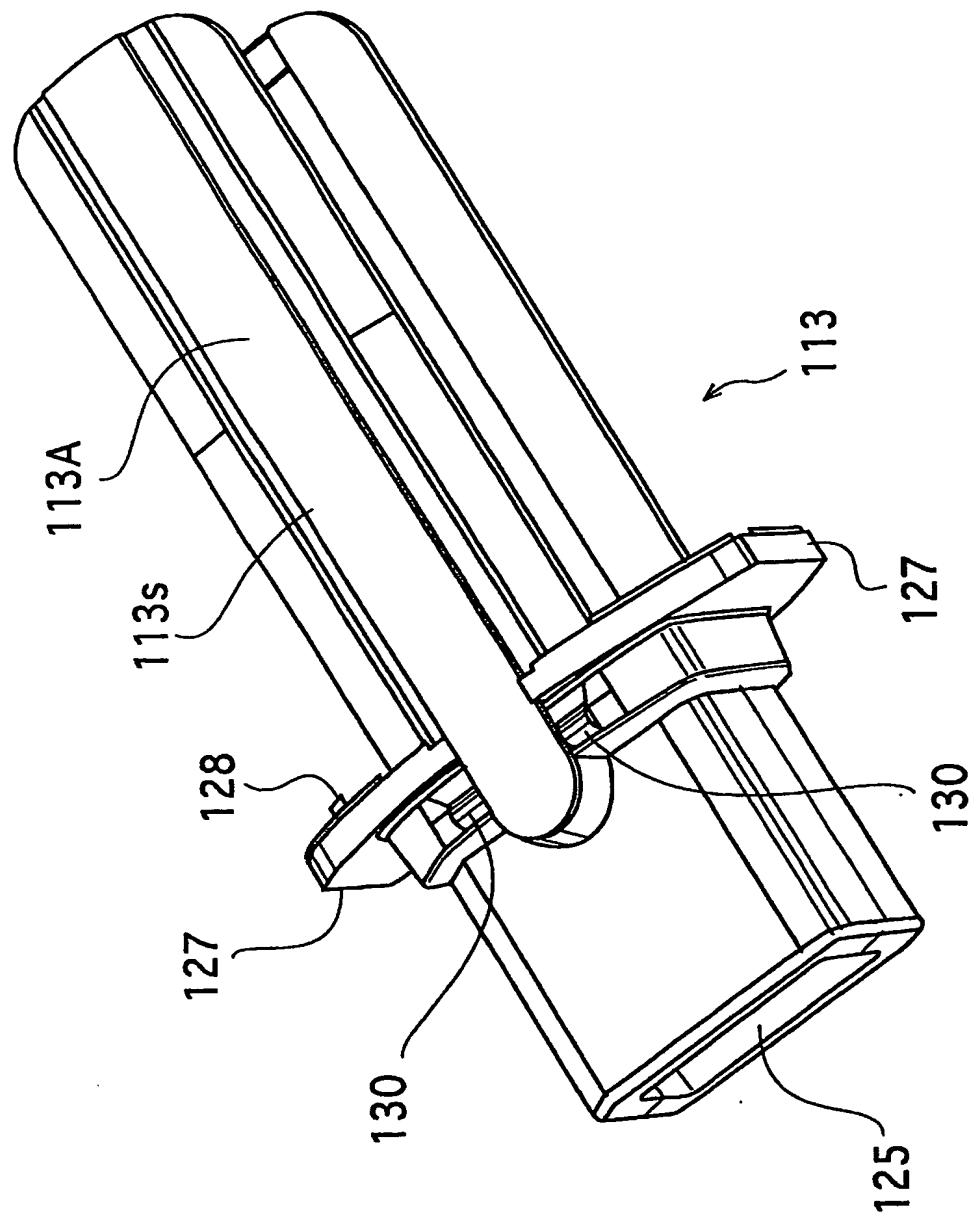


Fig.22

17/51

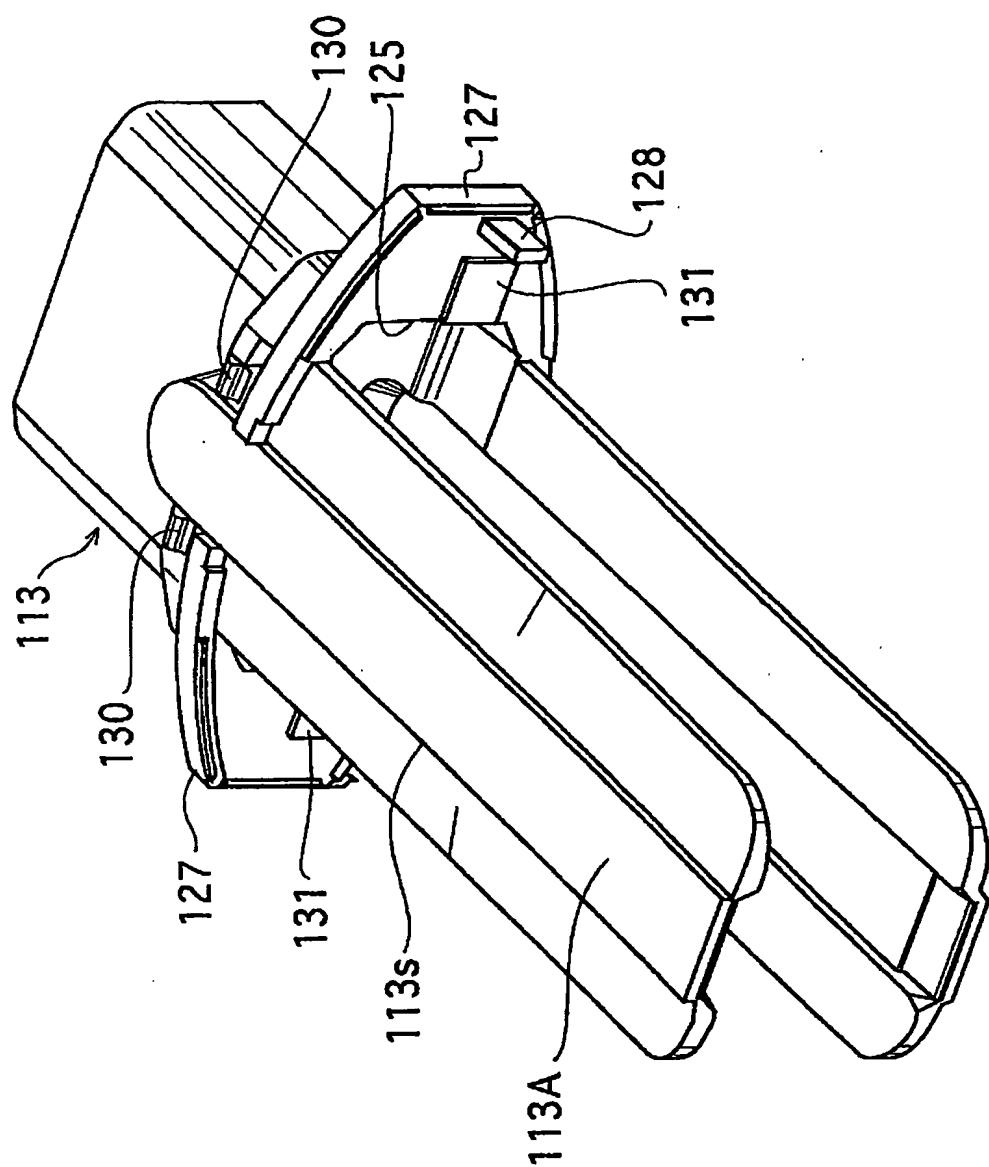


Fig.23

18/51

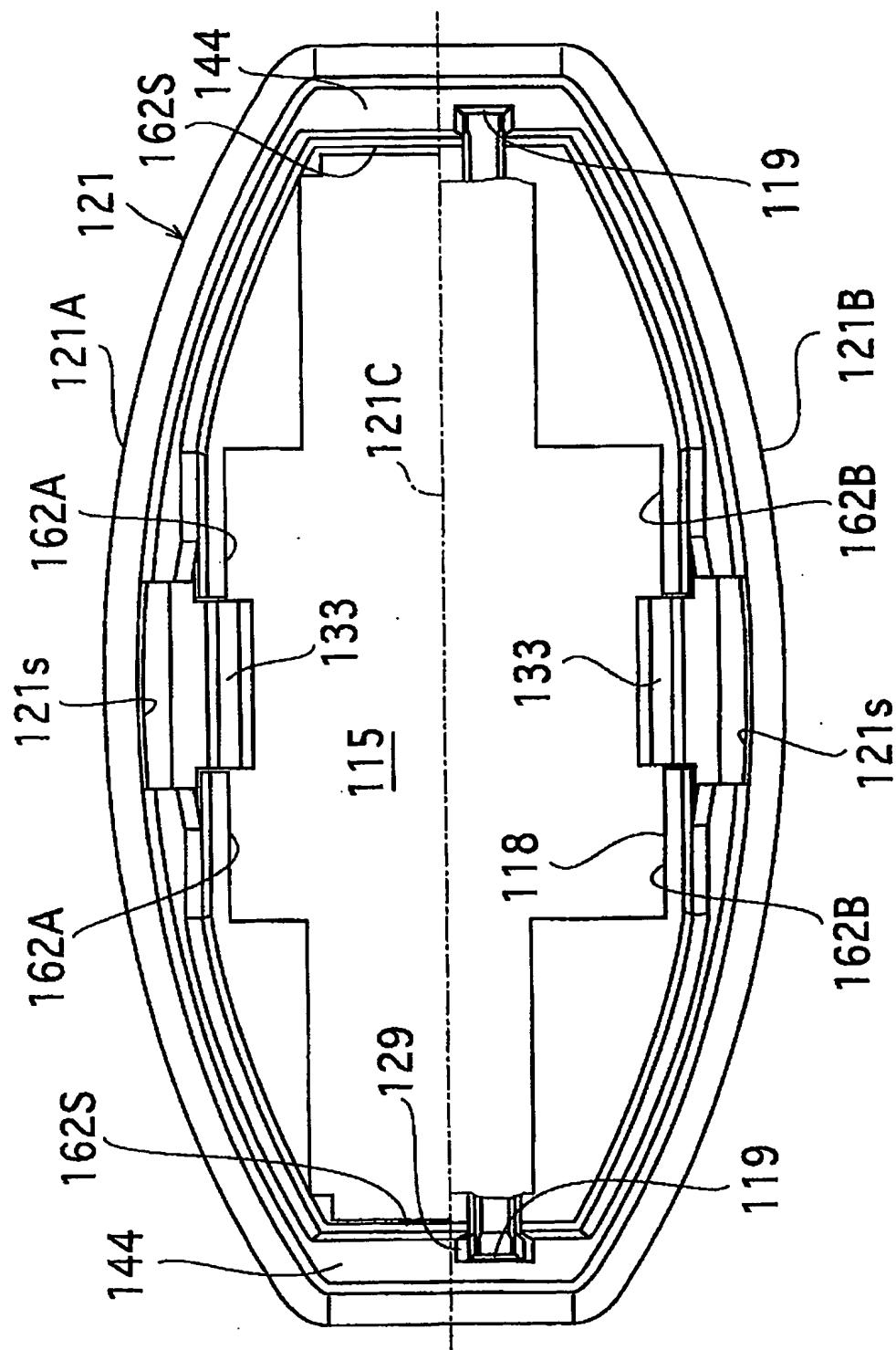


Fig.24

19/51

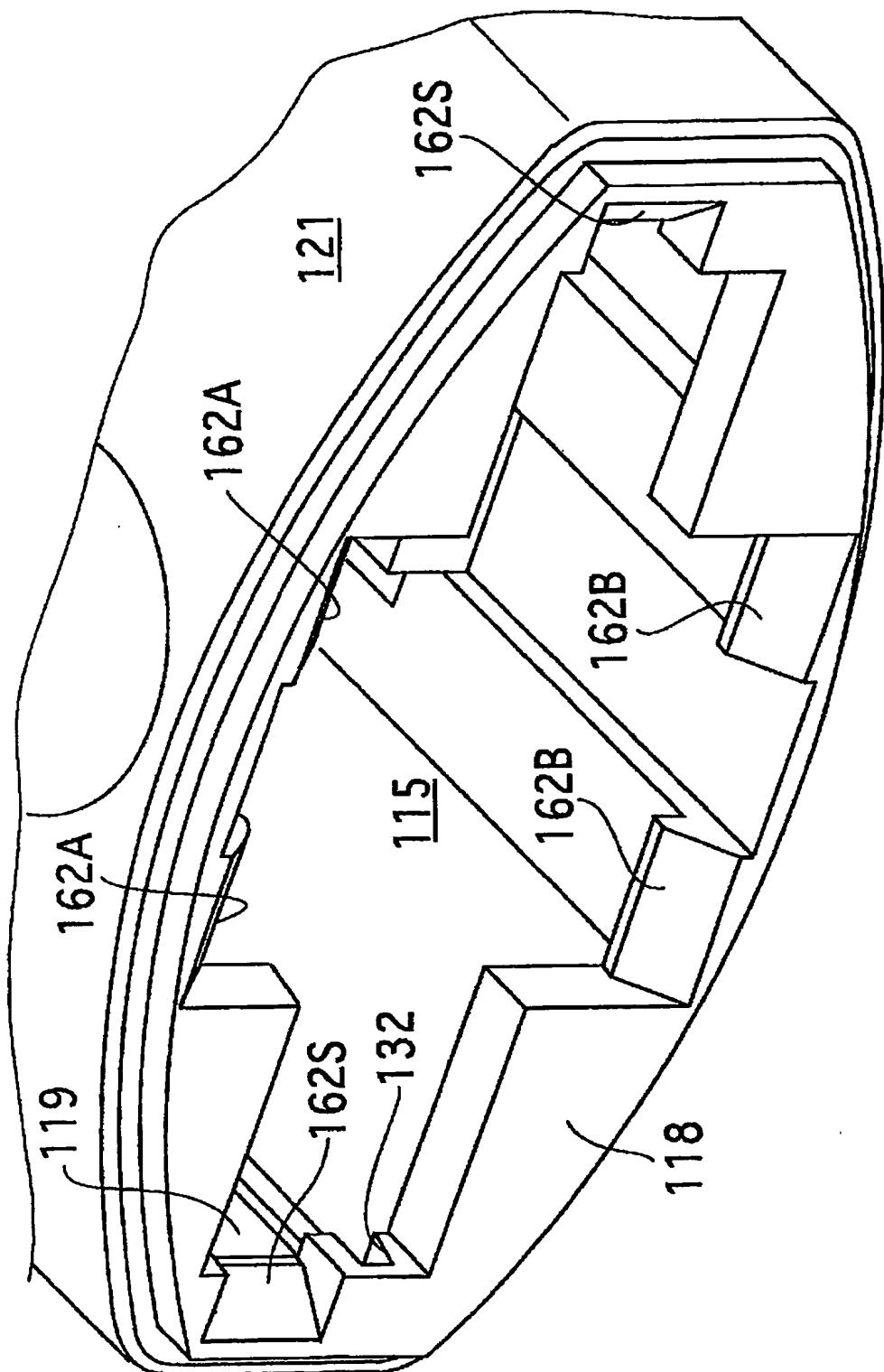


Fig.25

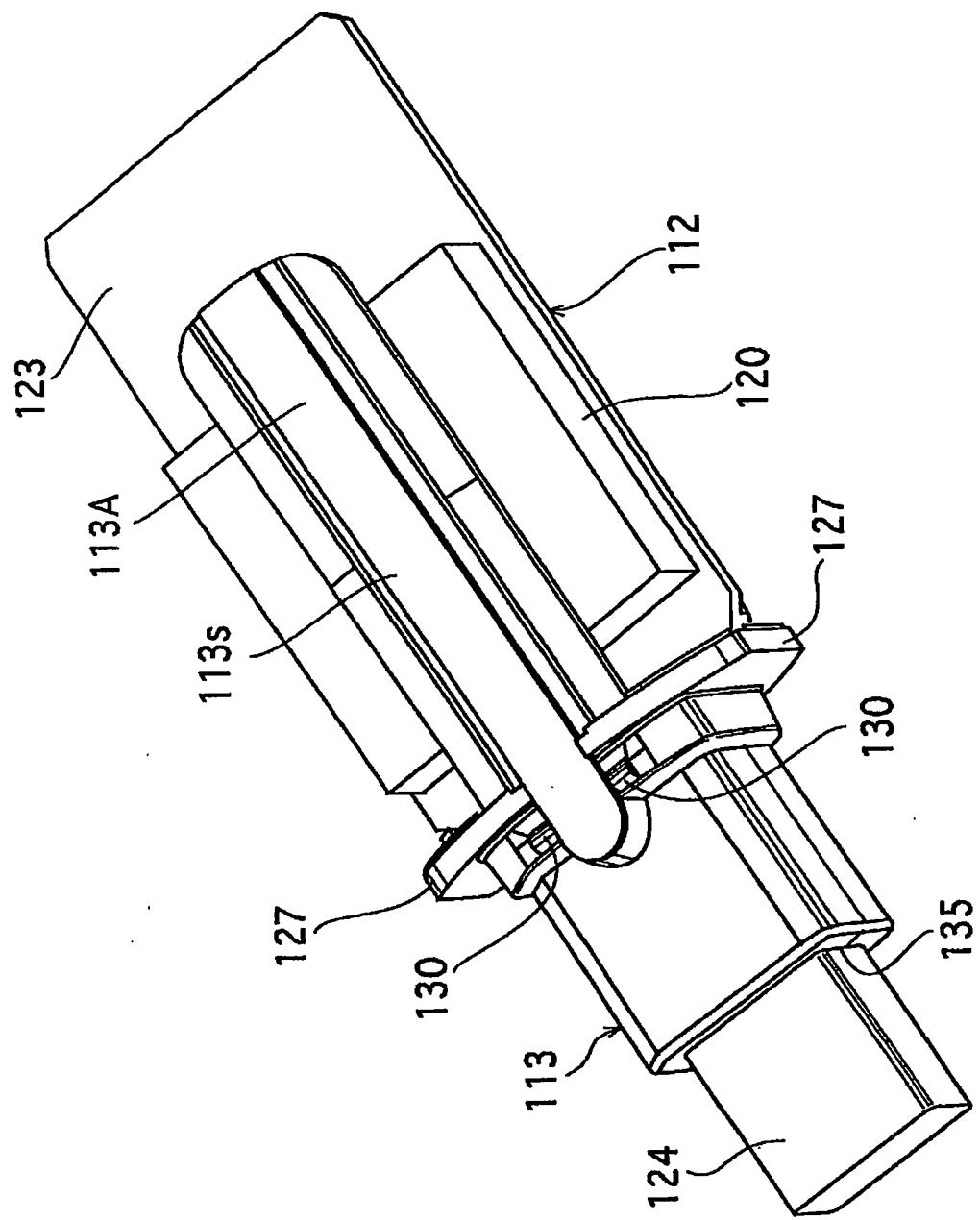


Fig. 26

21/51

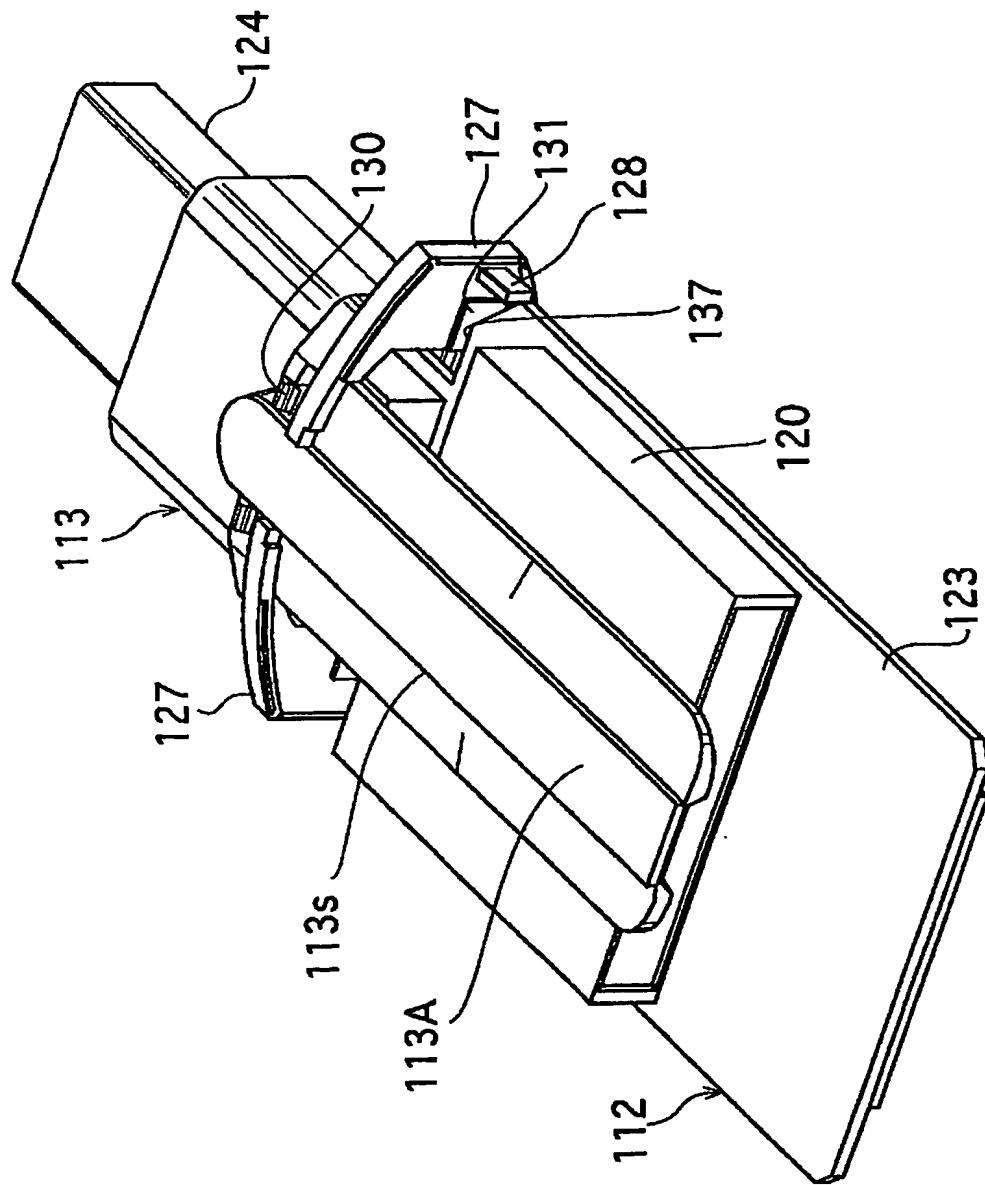


Fig.27

22/51

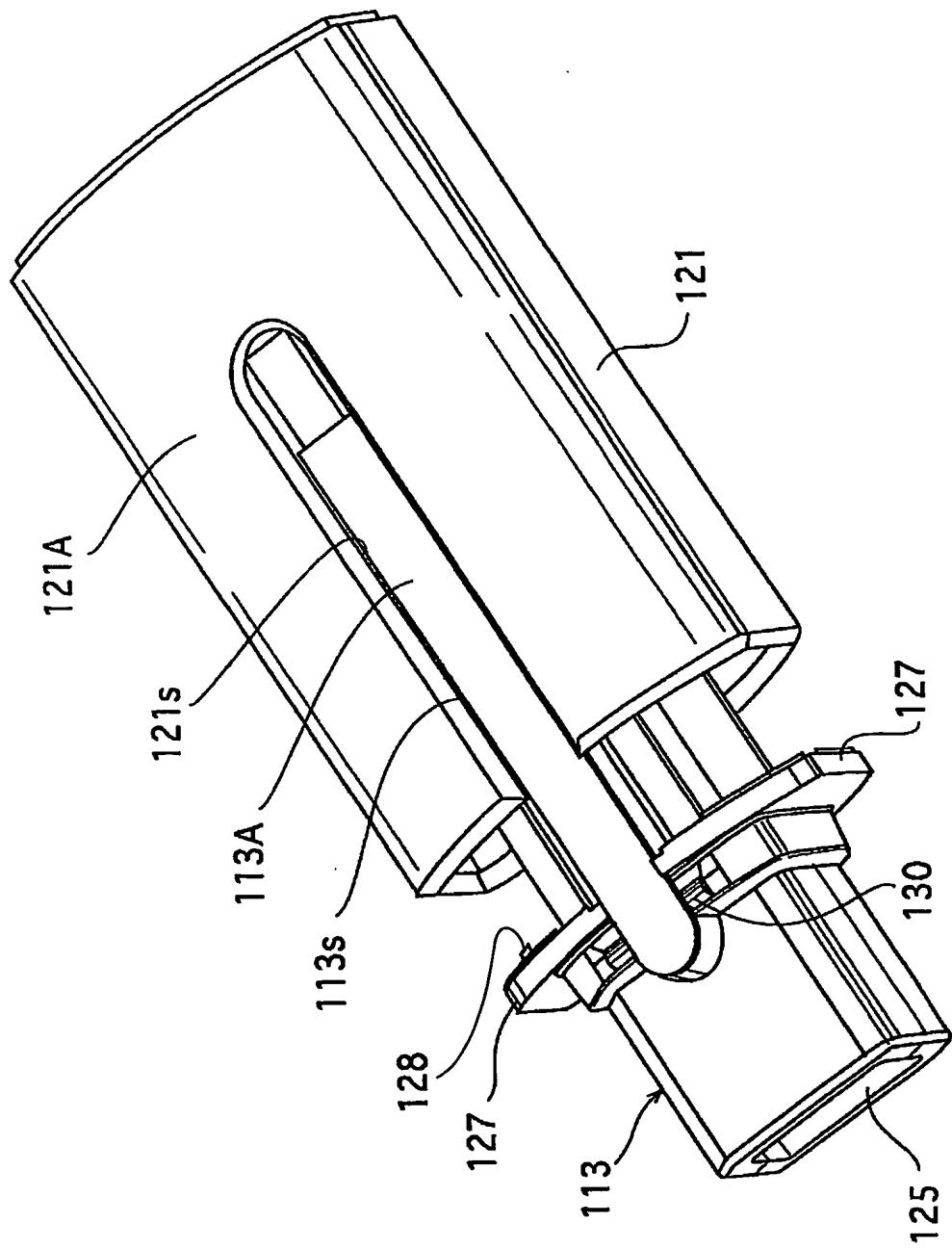


Fig.28

23/51

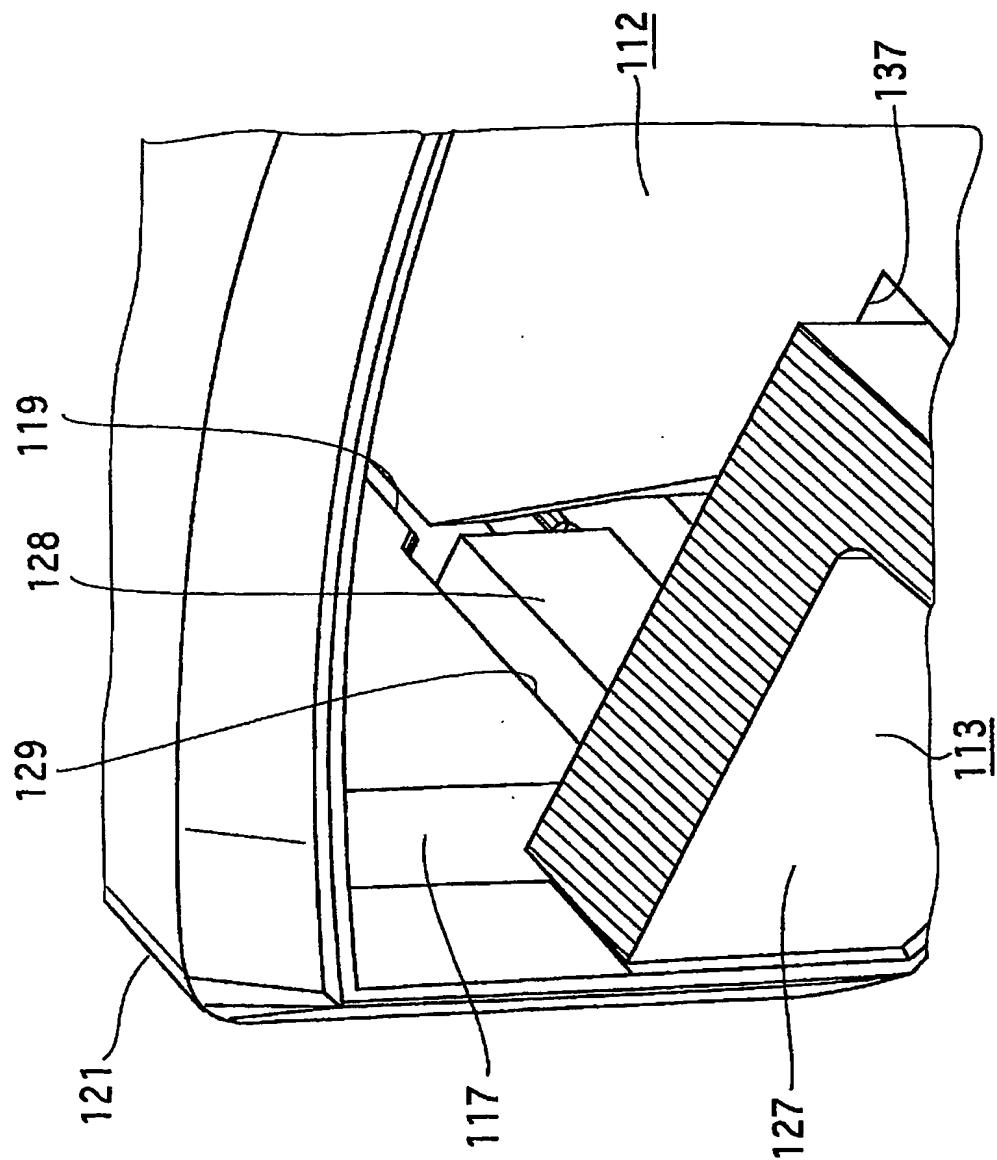


Fig.29

24/51

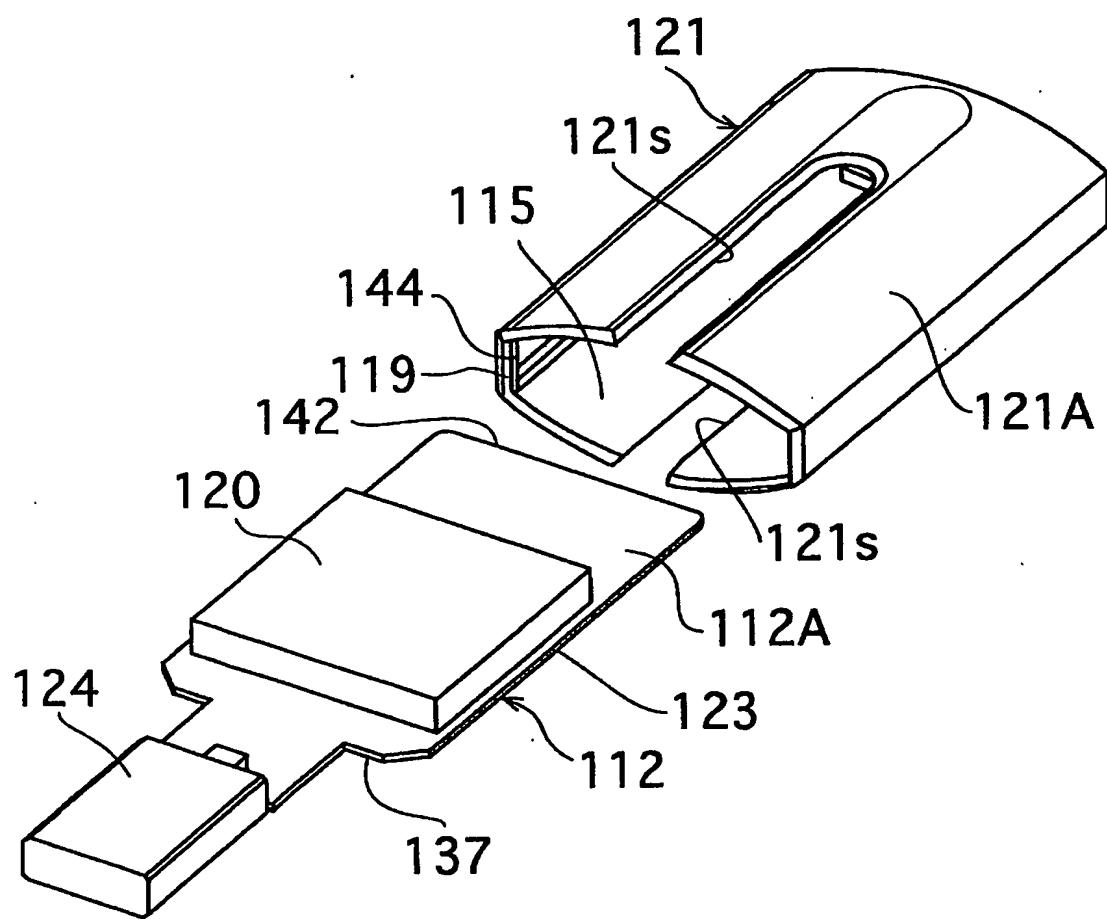


Fig.30

25/51

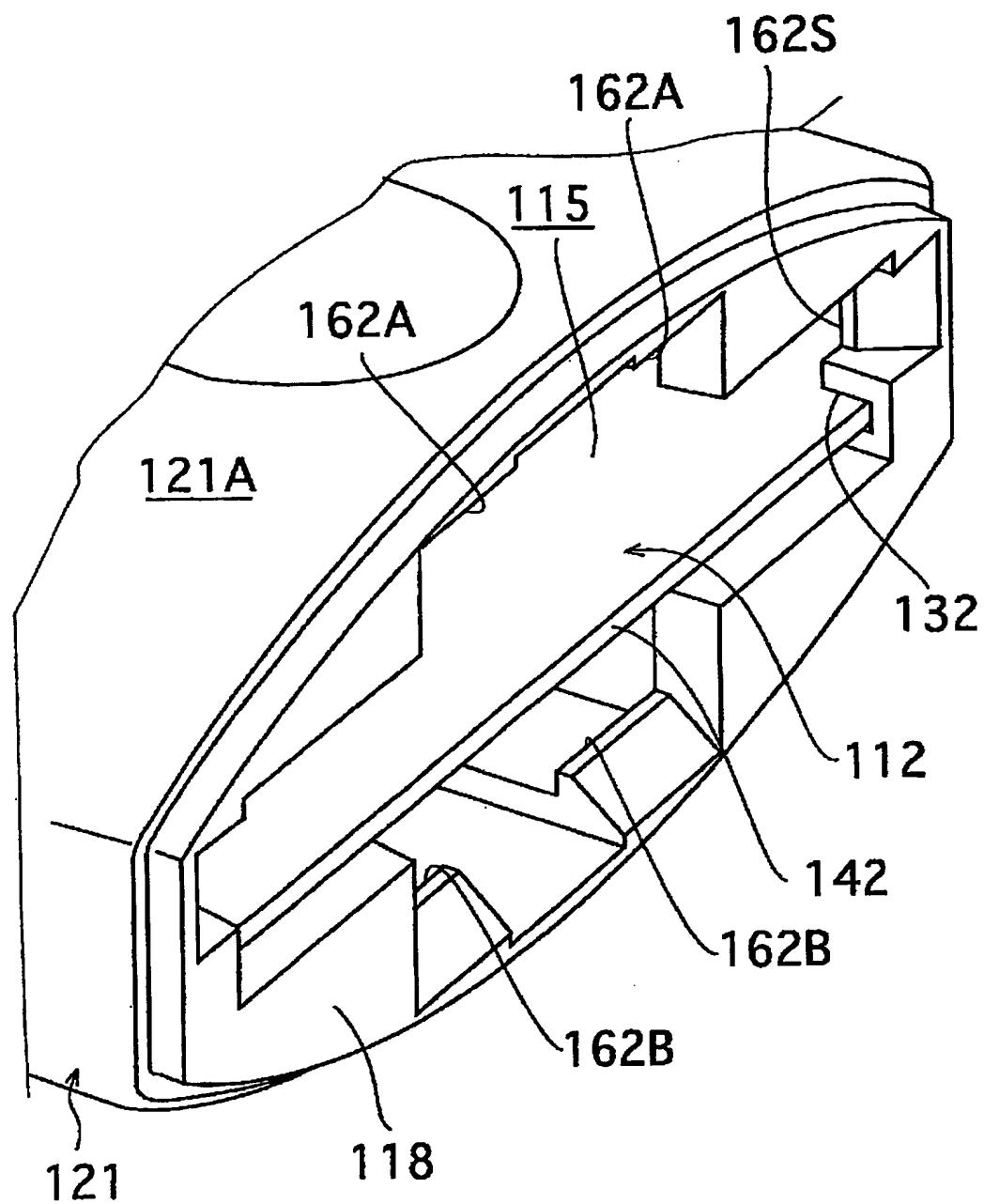


Fig.31

26/51

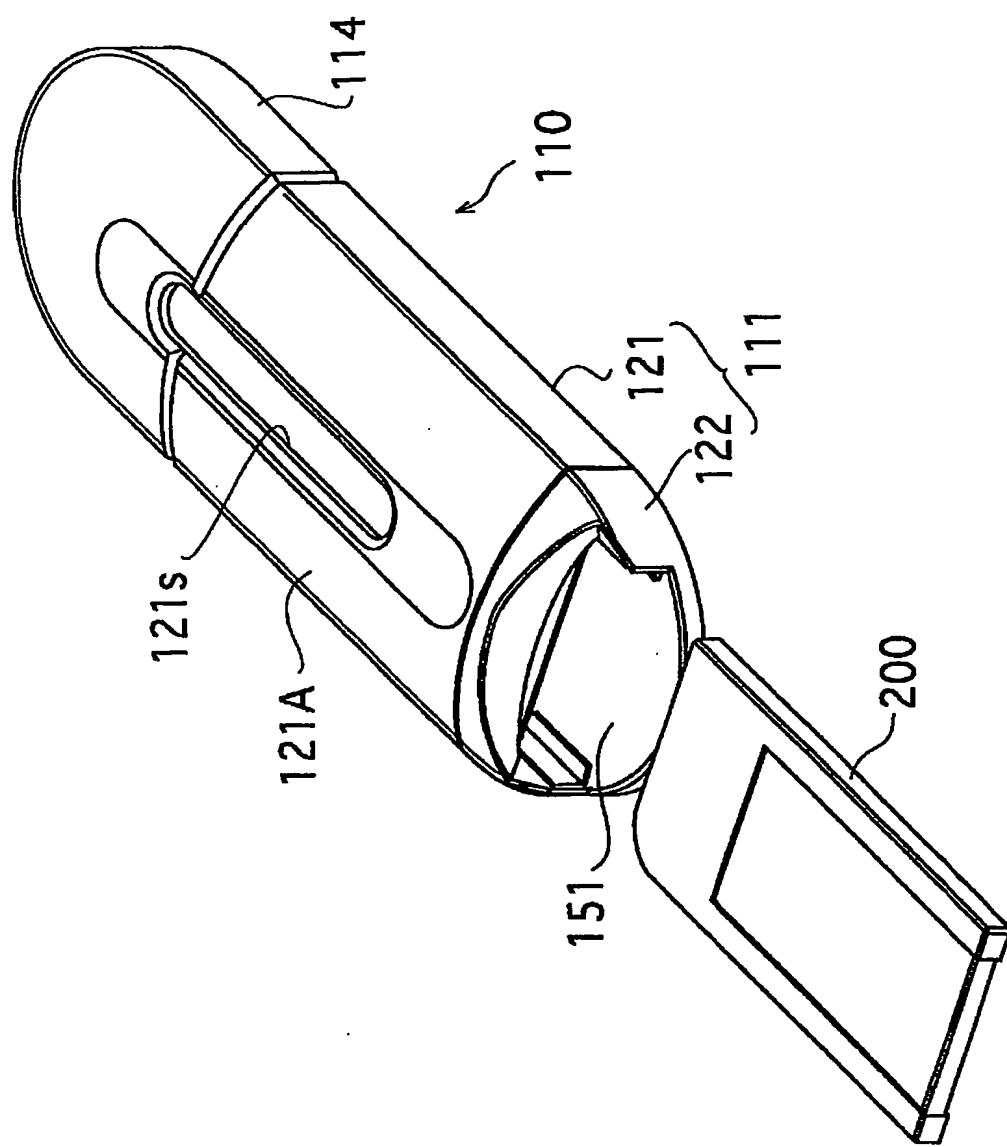


Fig.32

27/51

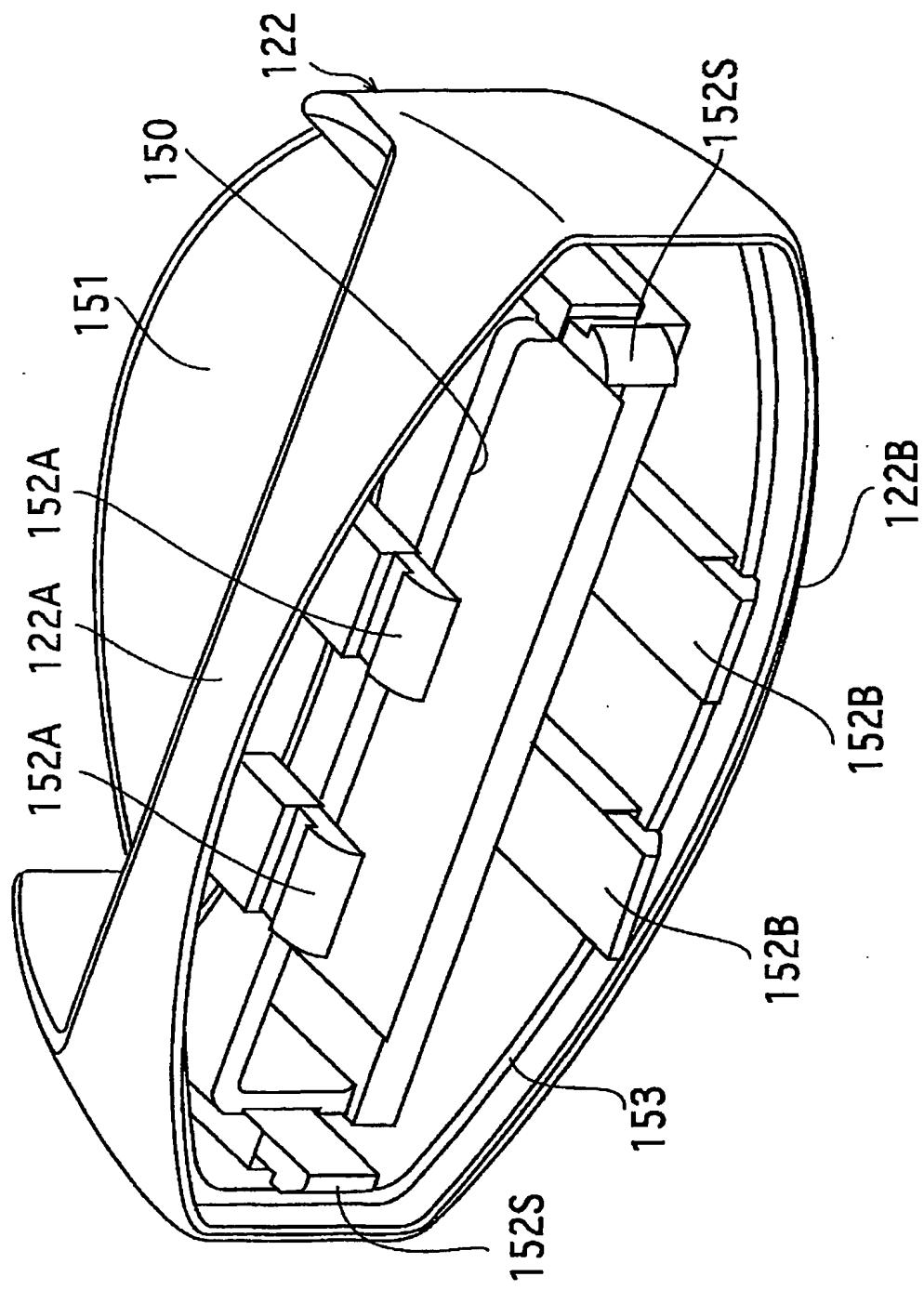


Fig.33

28/51

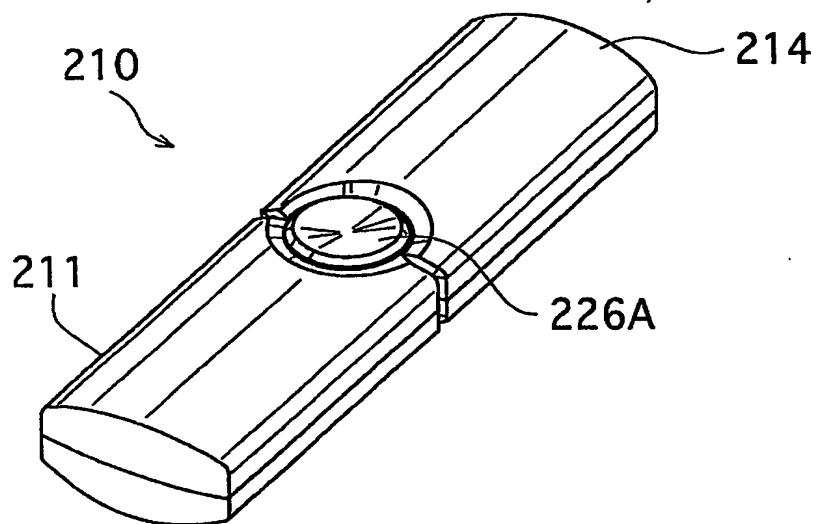


Fig.34

29/51

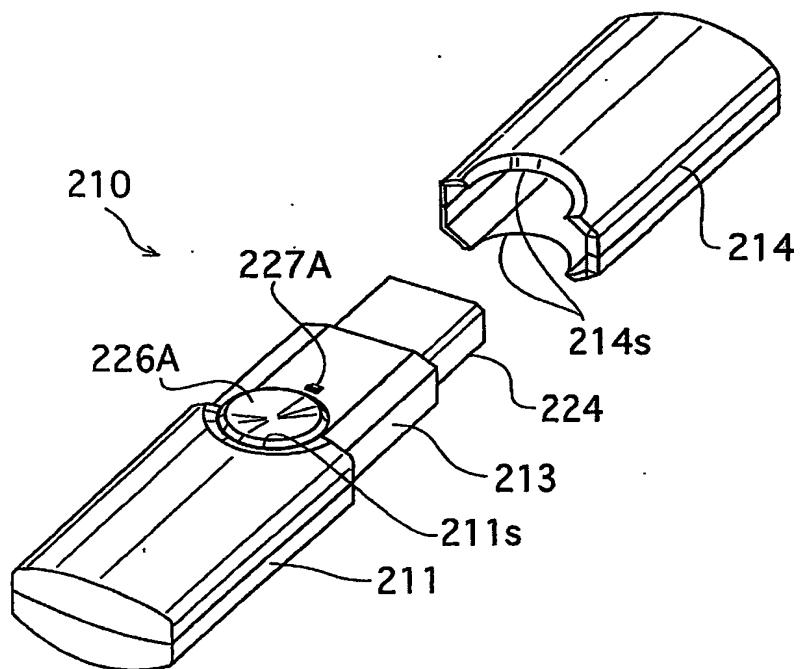


Fig.35

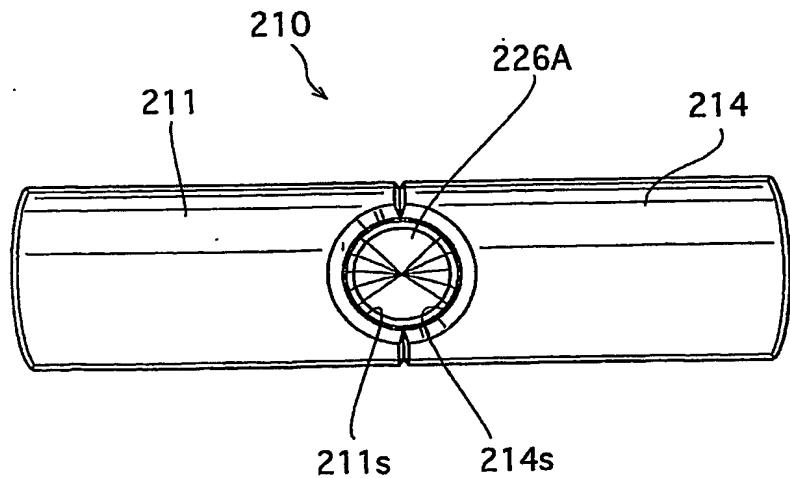


Fig.36

30/51

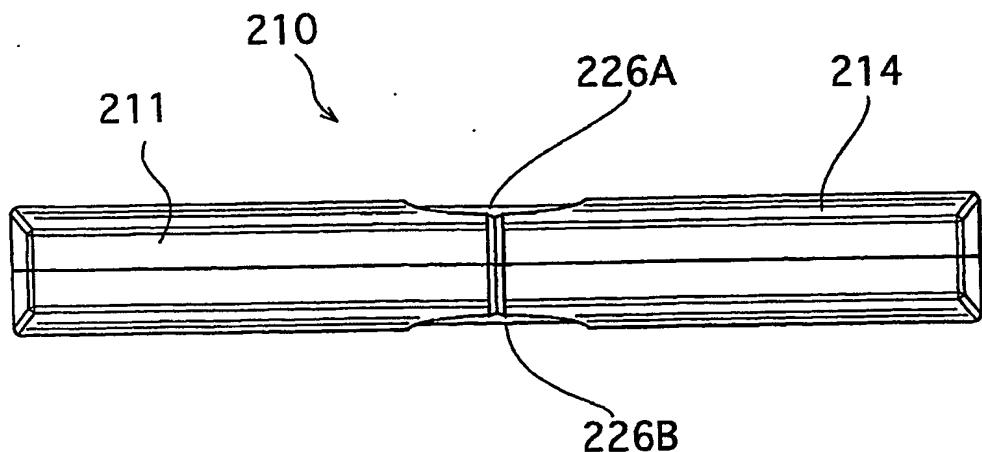


Fig.37

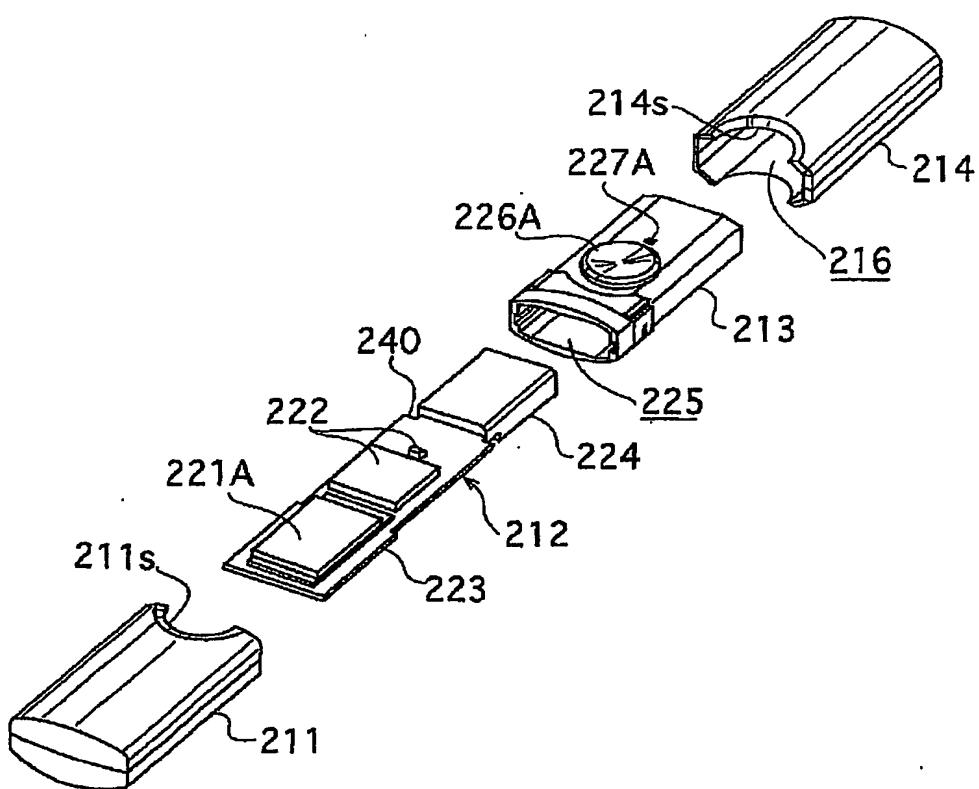


Fig.38

31/51

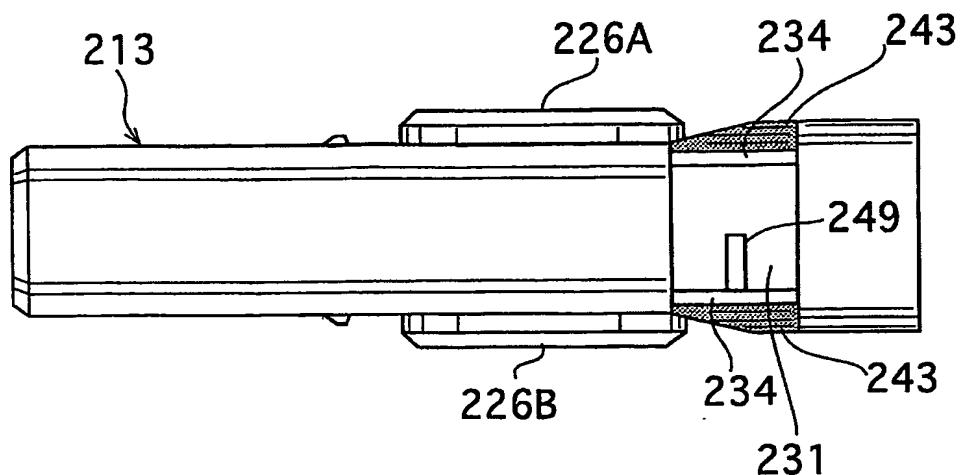


Fig.39

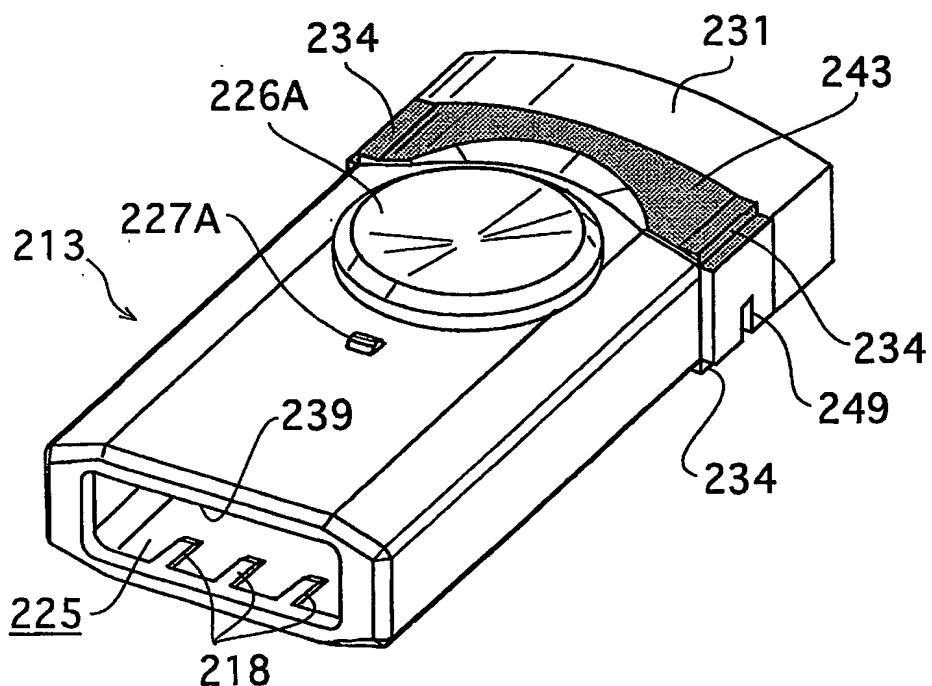


Fig.40

32/51

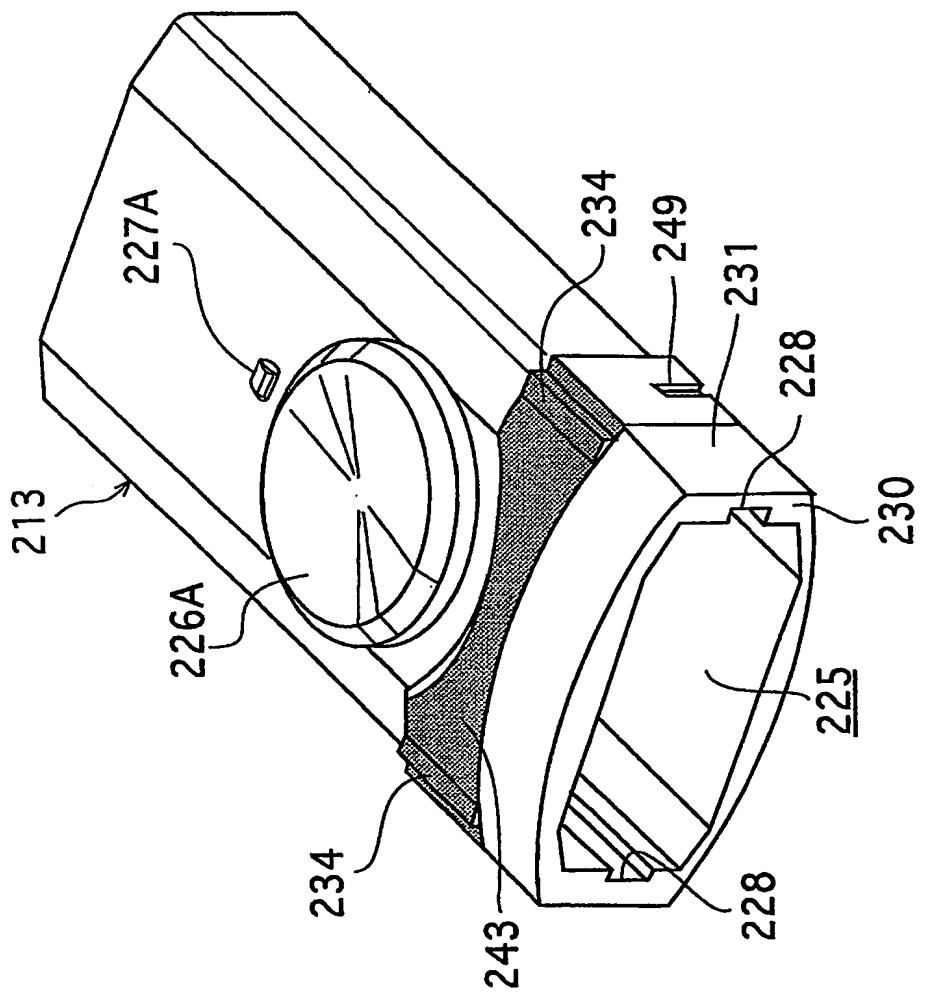


Fig.41

33/51

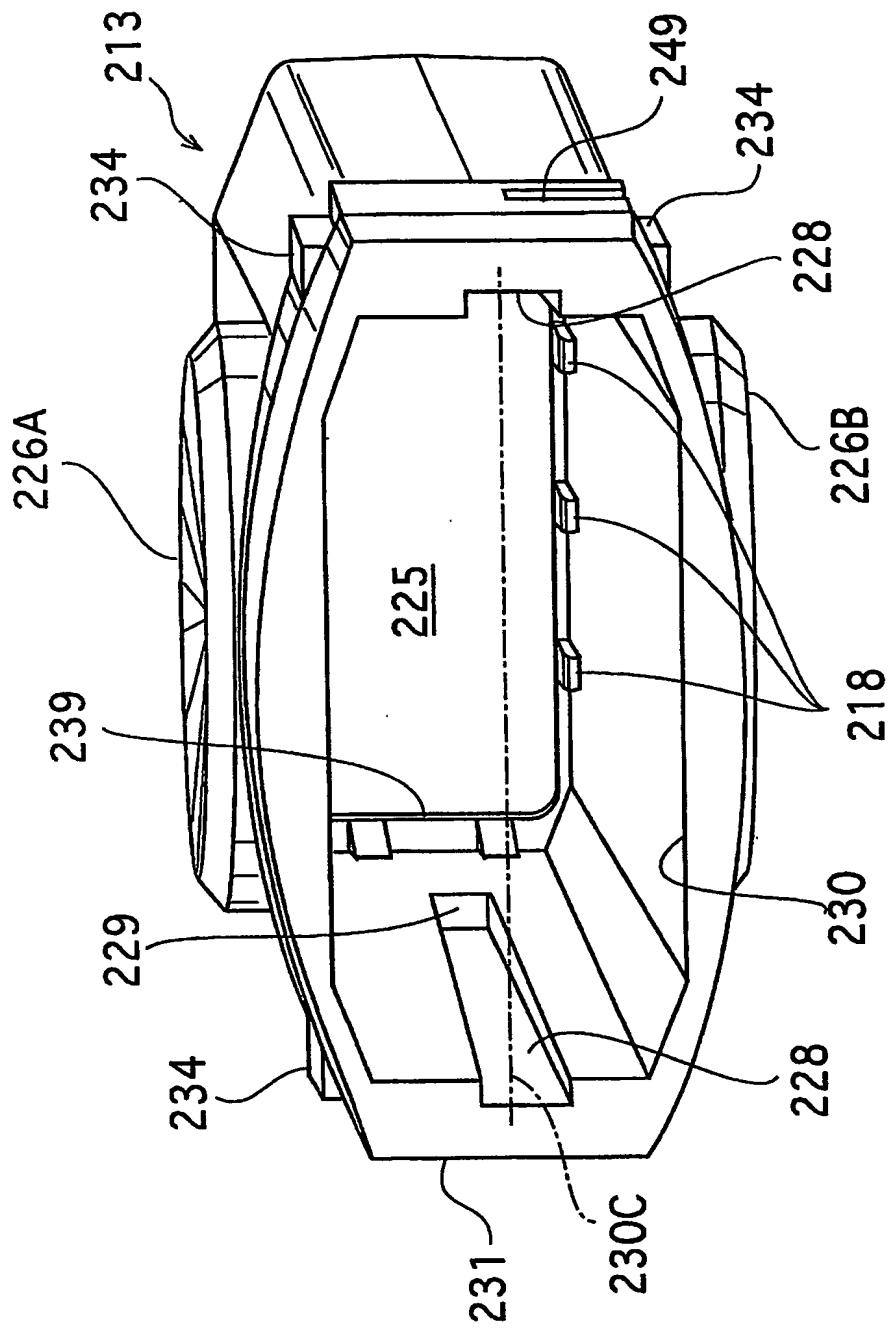


Fig.42

34/51

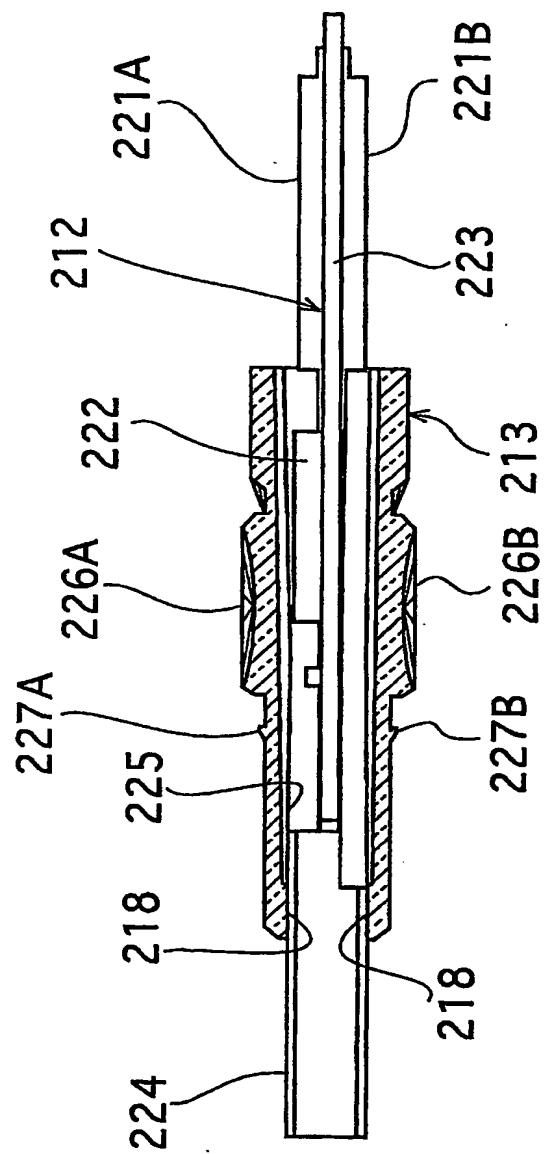


Fig.43

35/51

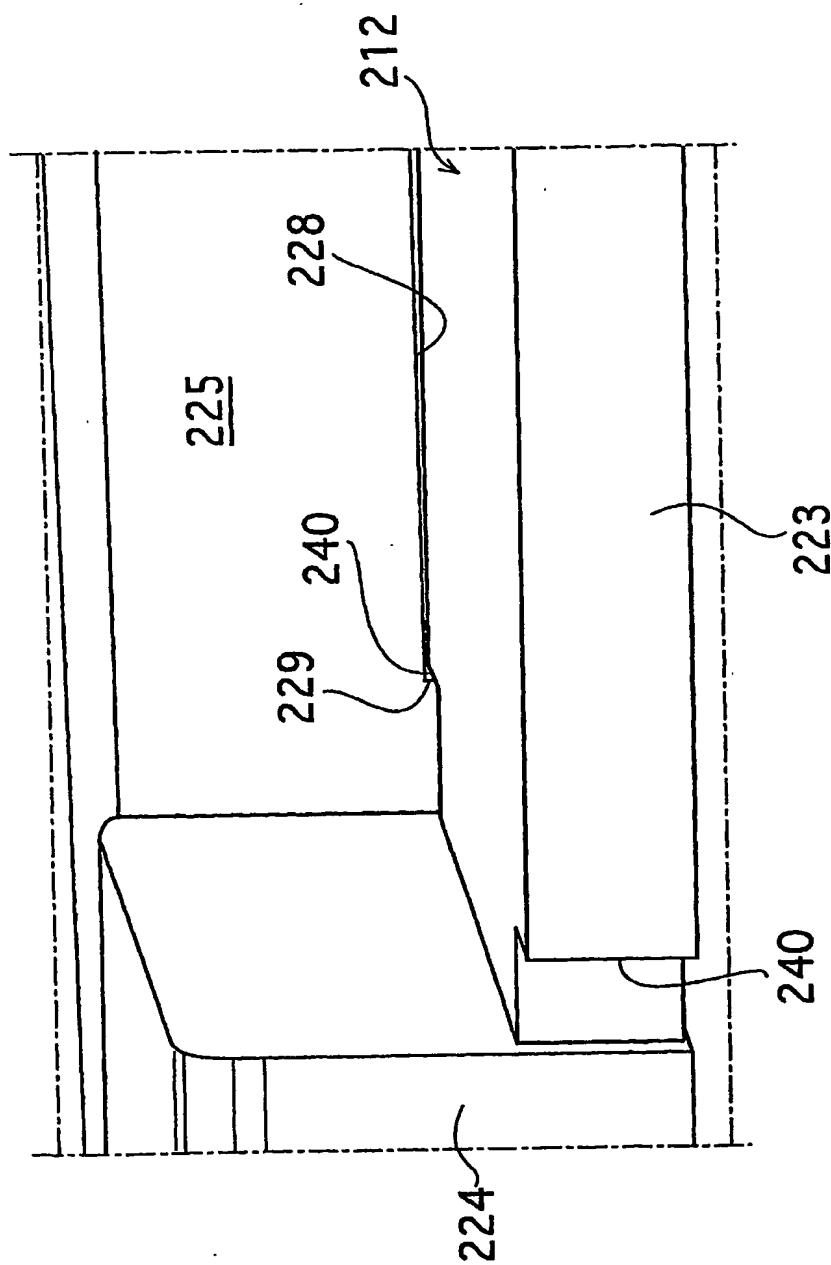


Fig.44

36/51

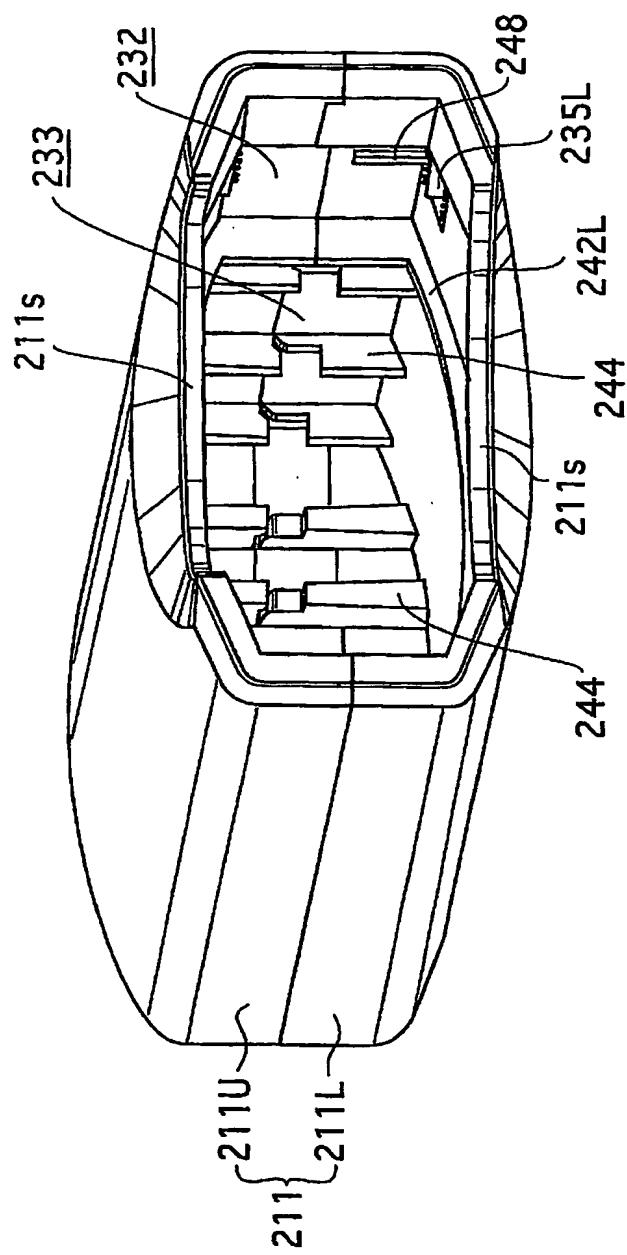


Fig.45

37/51

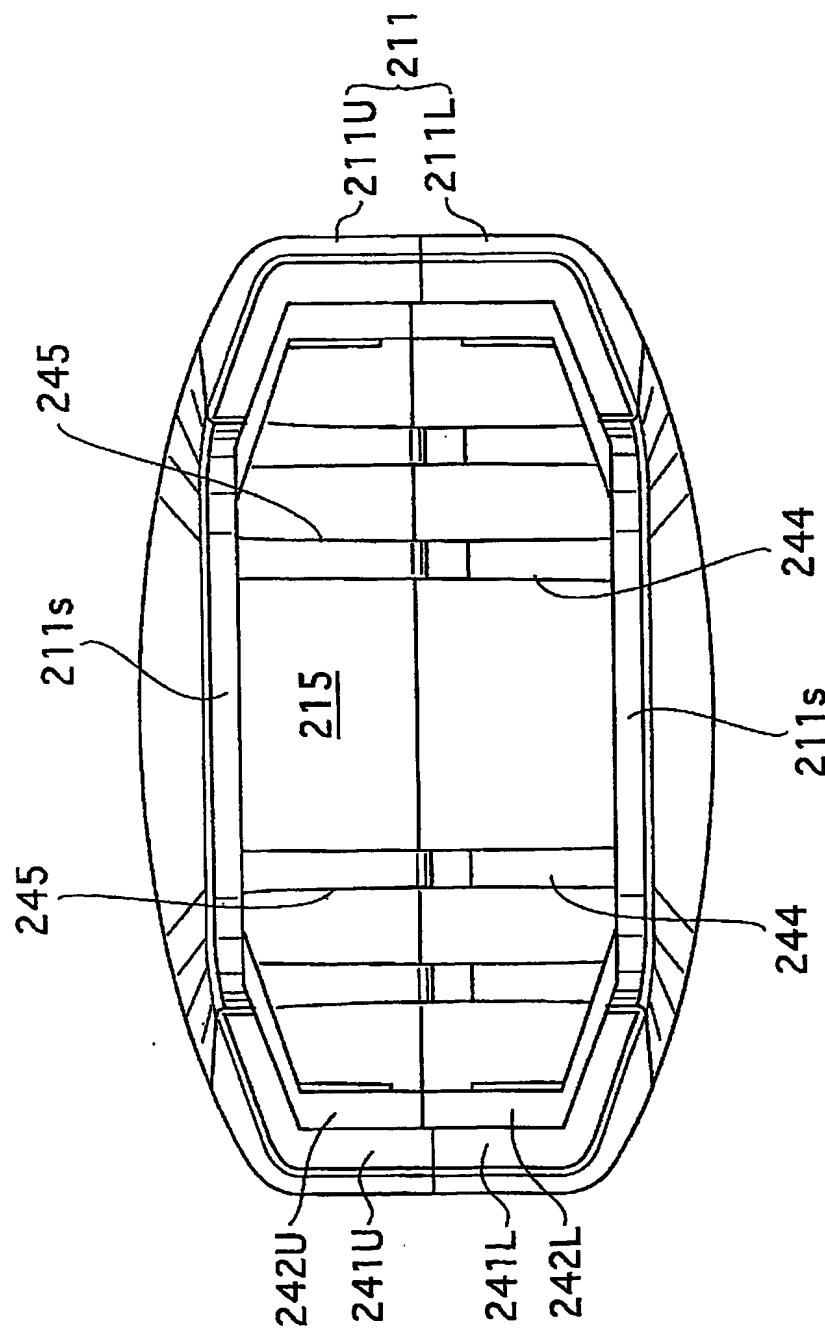


Fig.46

38/51

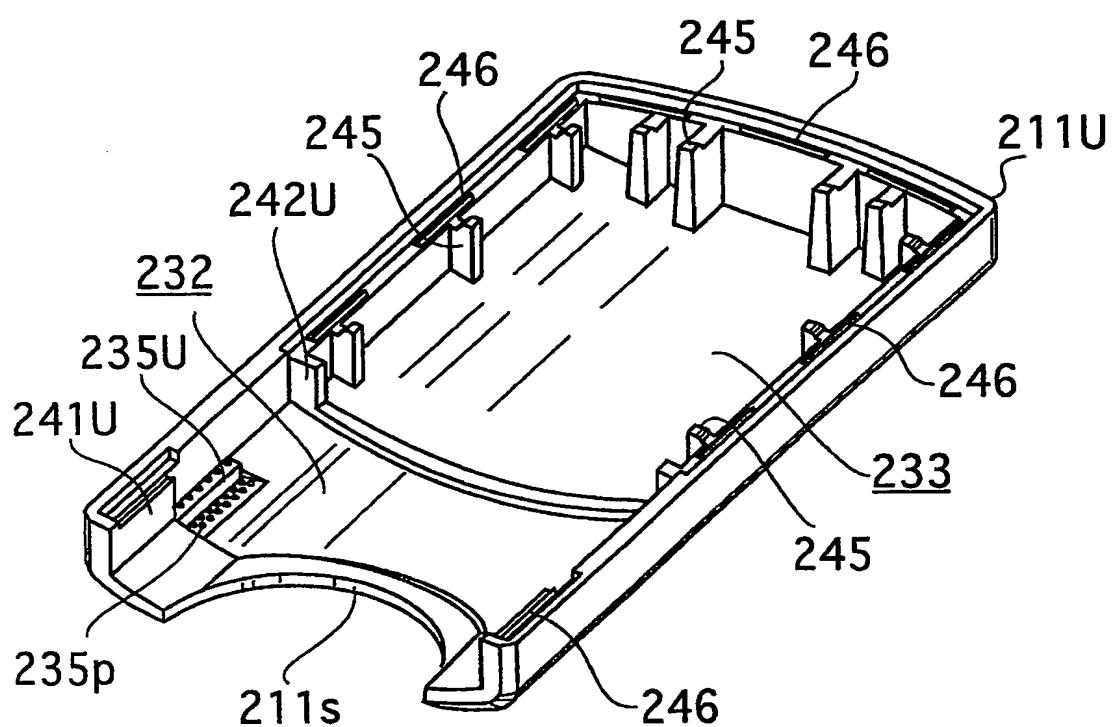


Fig.47

39/51

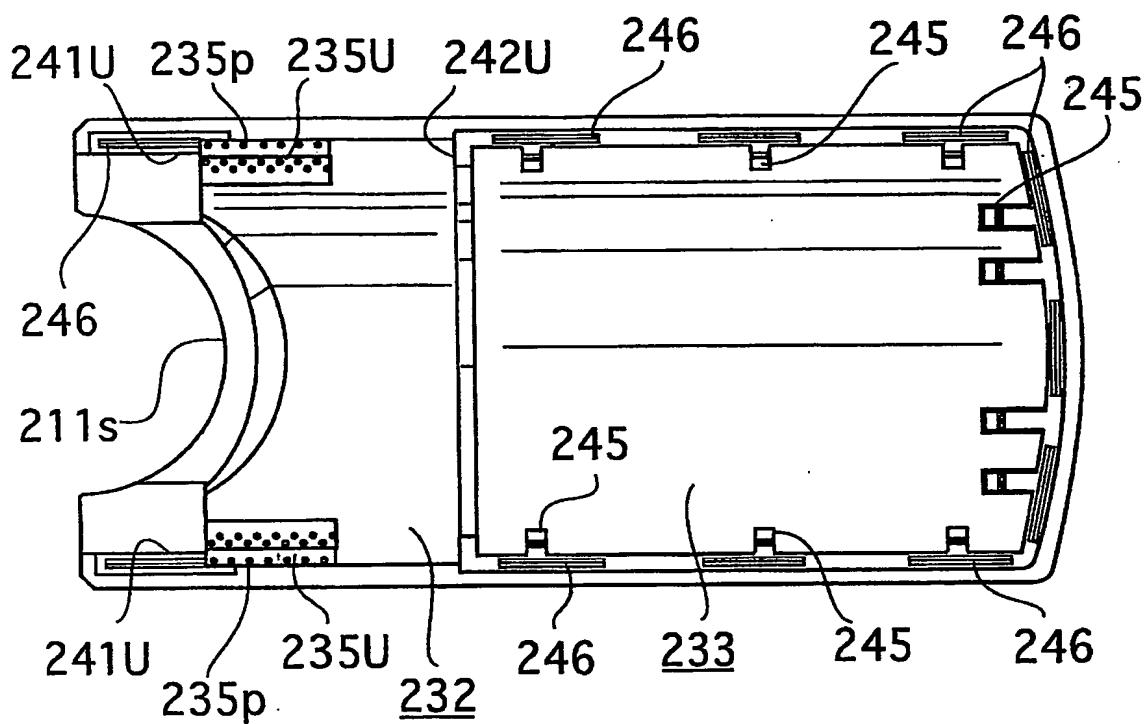


Fig.48

40/51

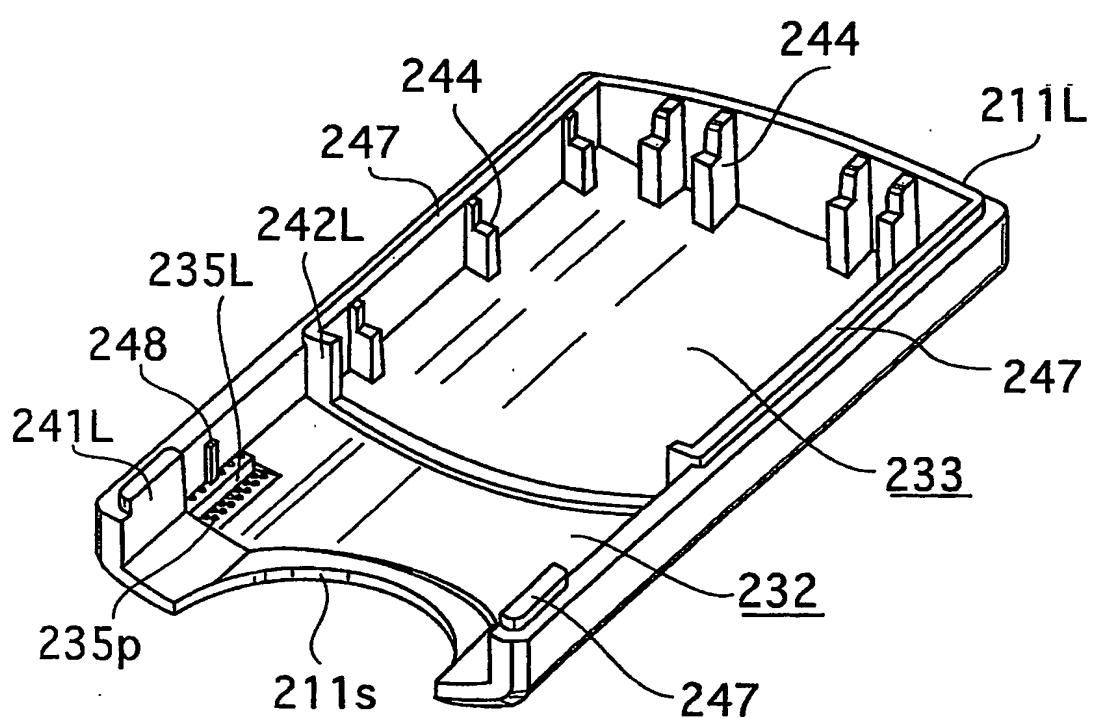


Fig.49

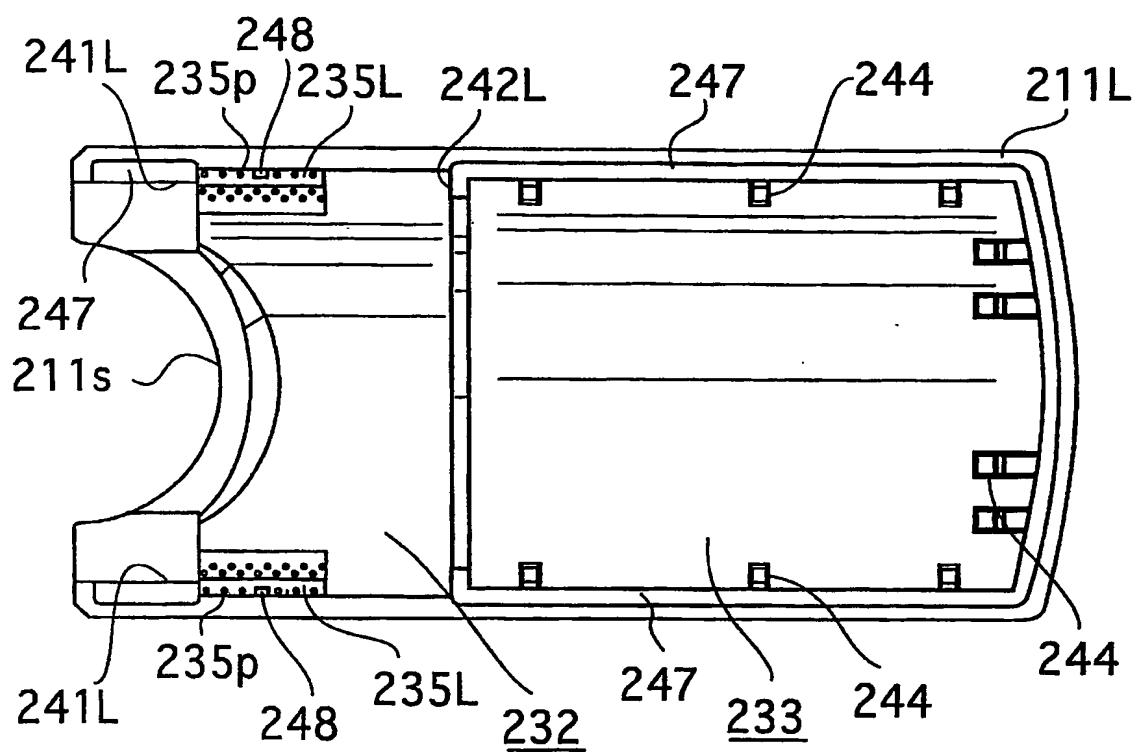


Fig.50

42/51

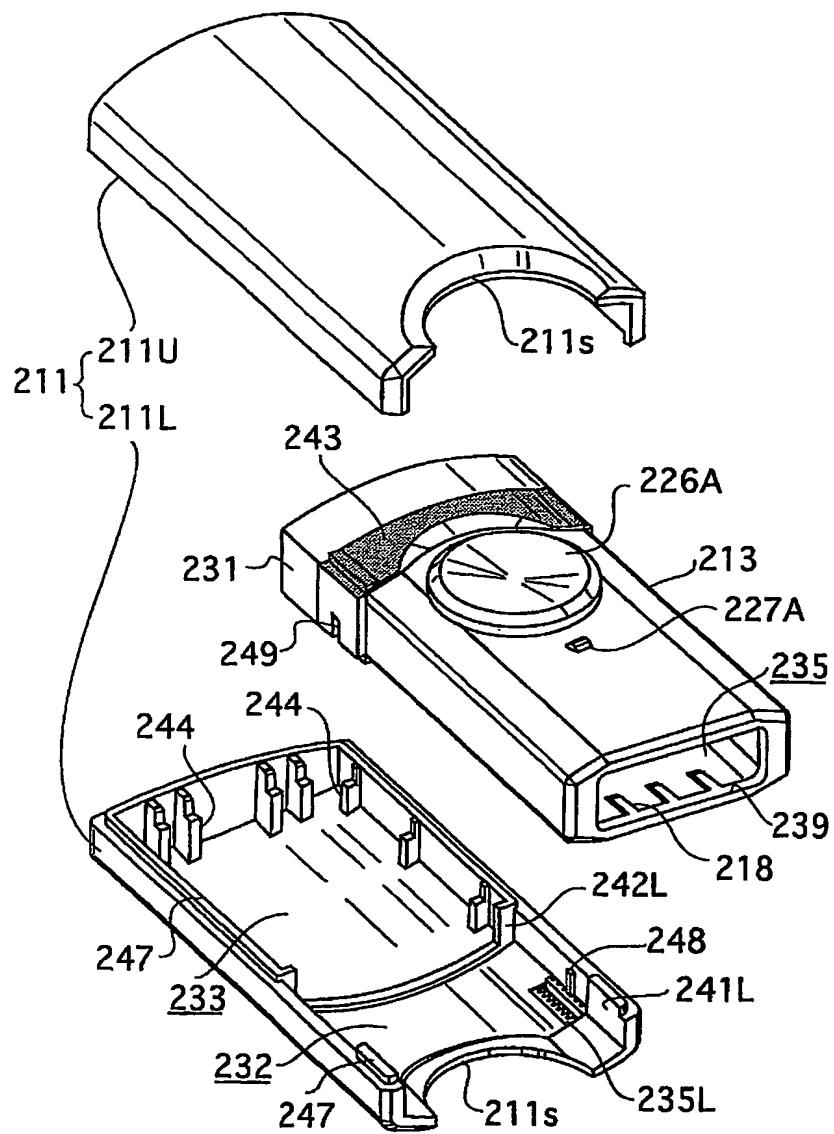


Fig.51

43/51

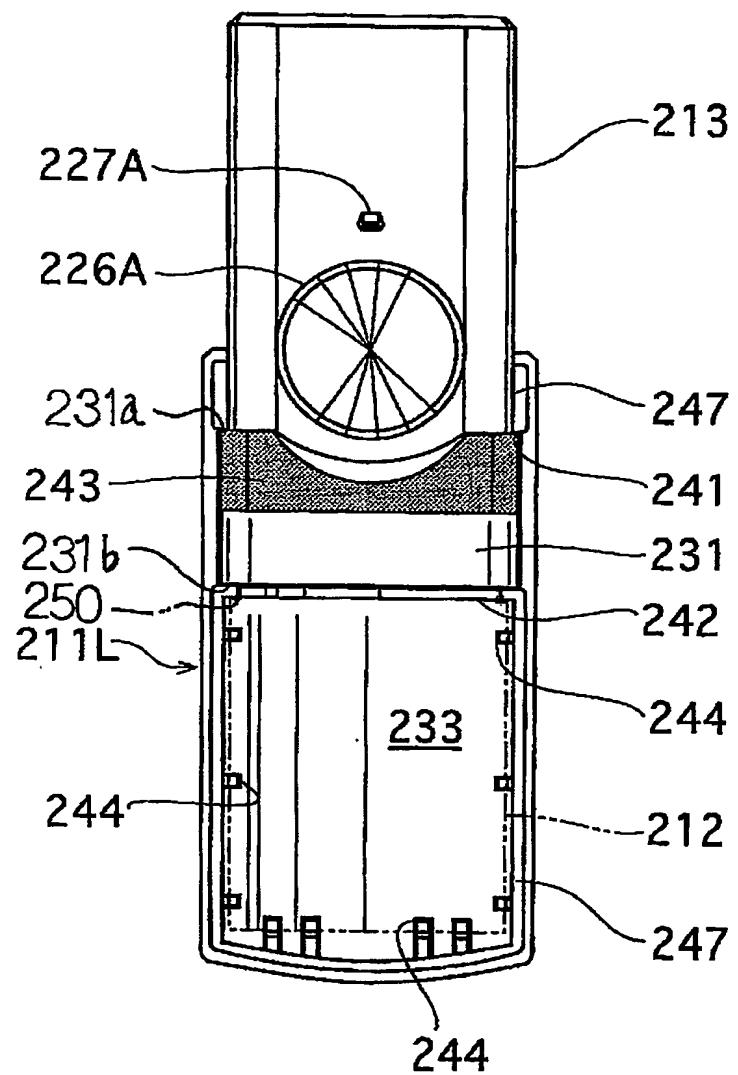


Fig.52

44/51

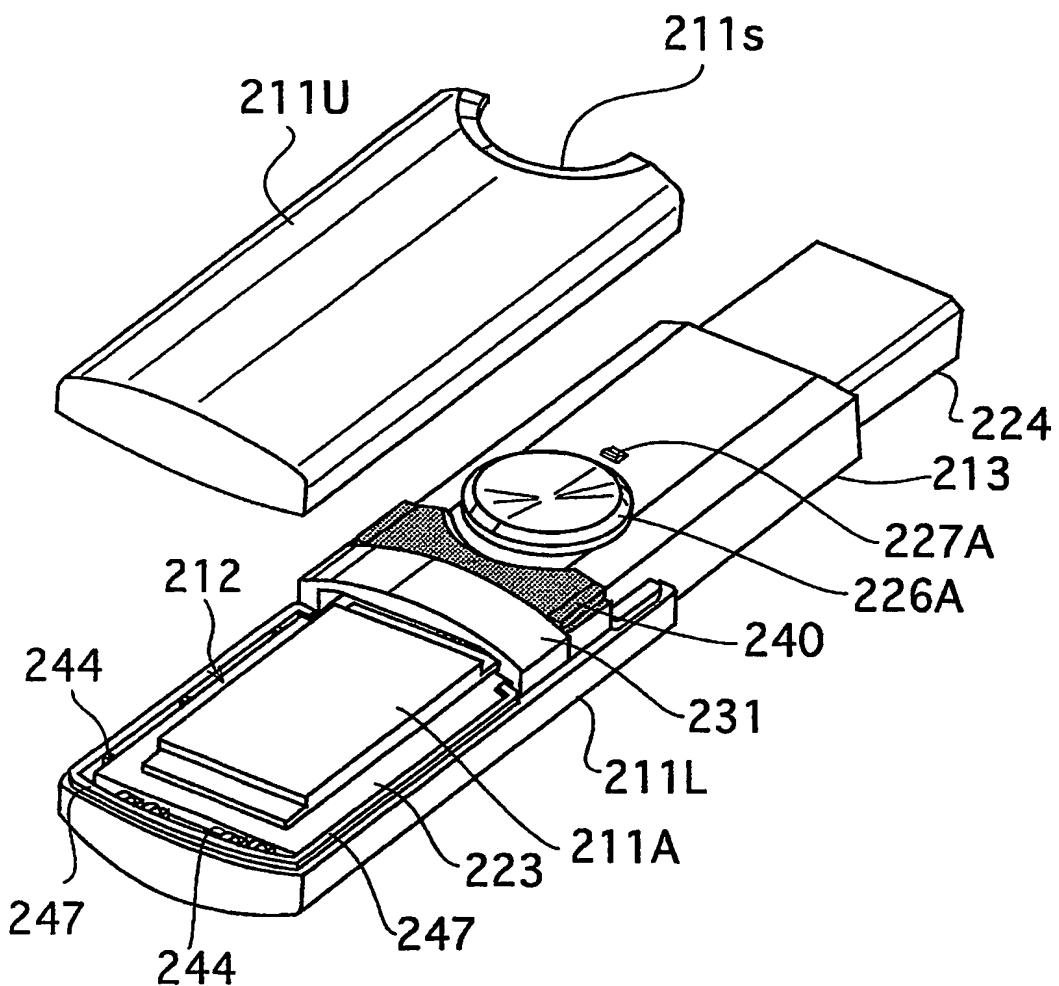


Fig.53

45/51

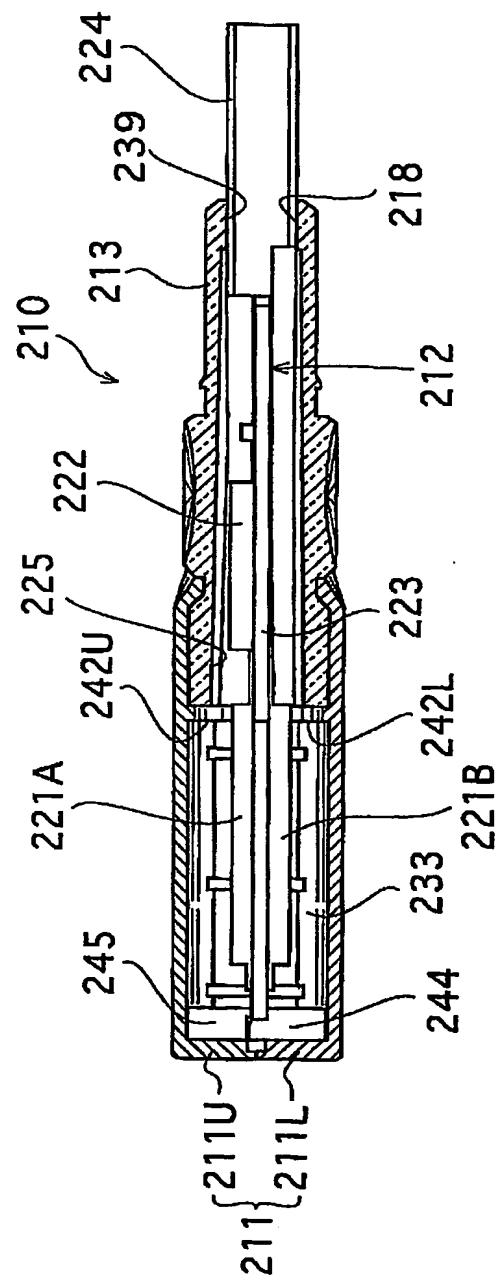


Fig.54

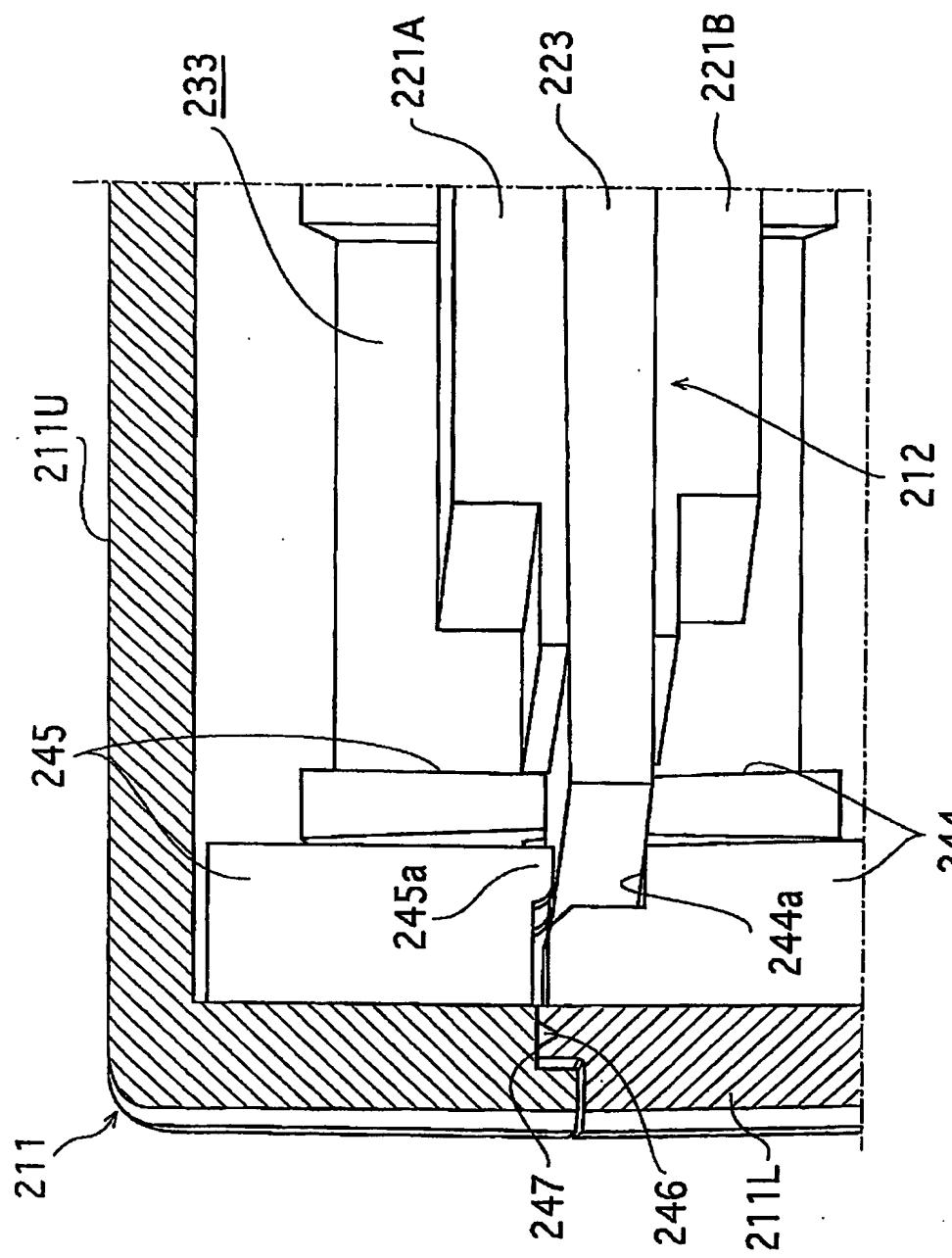


Fig.55

47/51

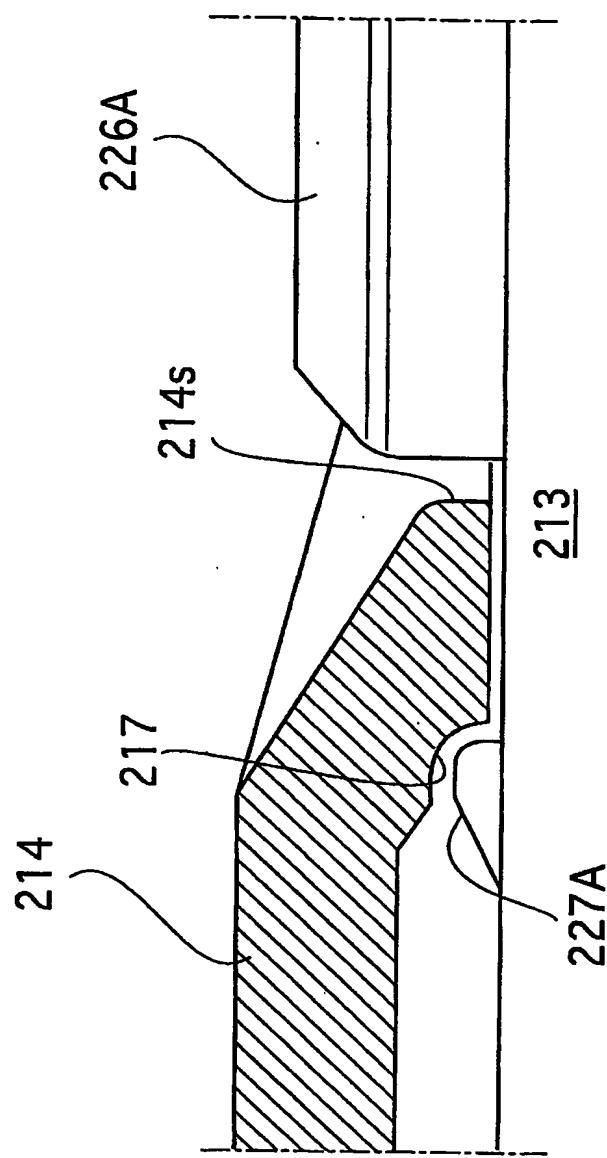


Fig.56

48/51

Fig.57A

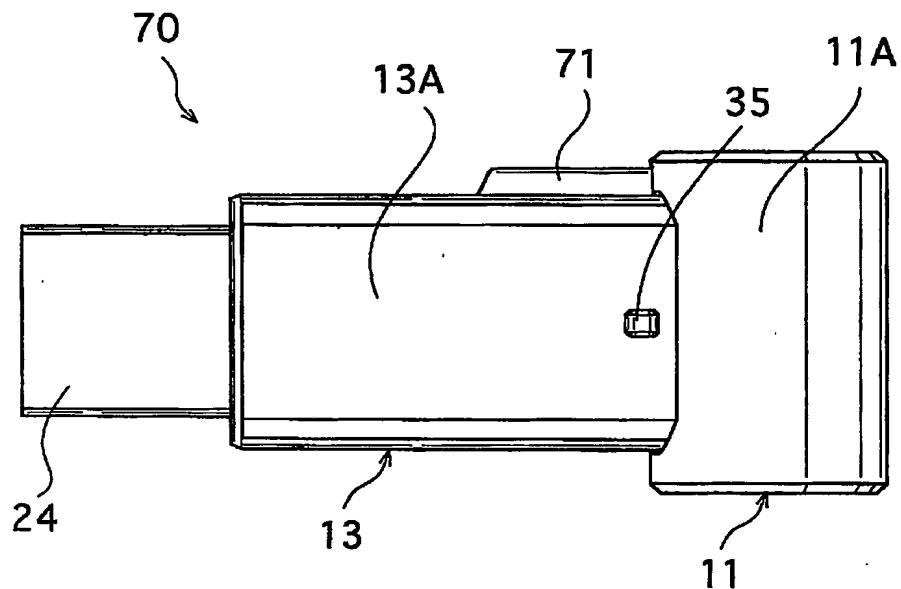
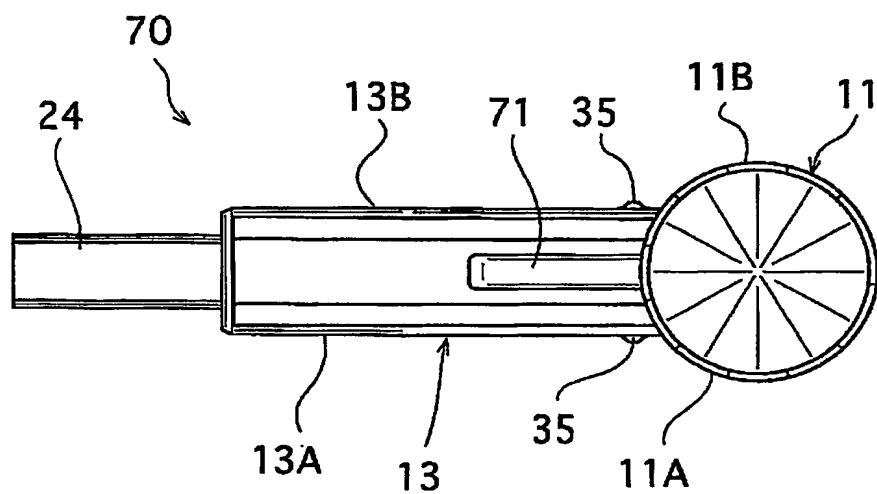


Fig.57B



49/51

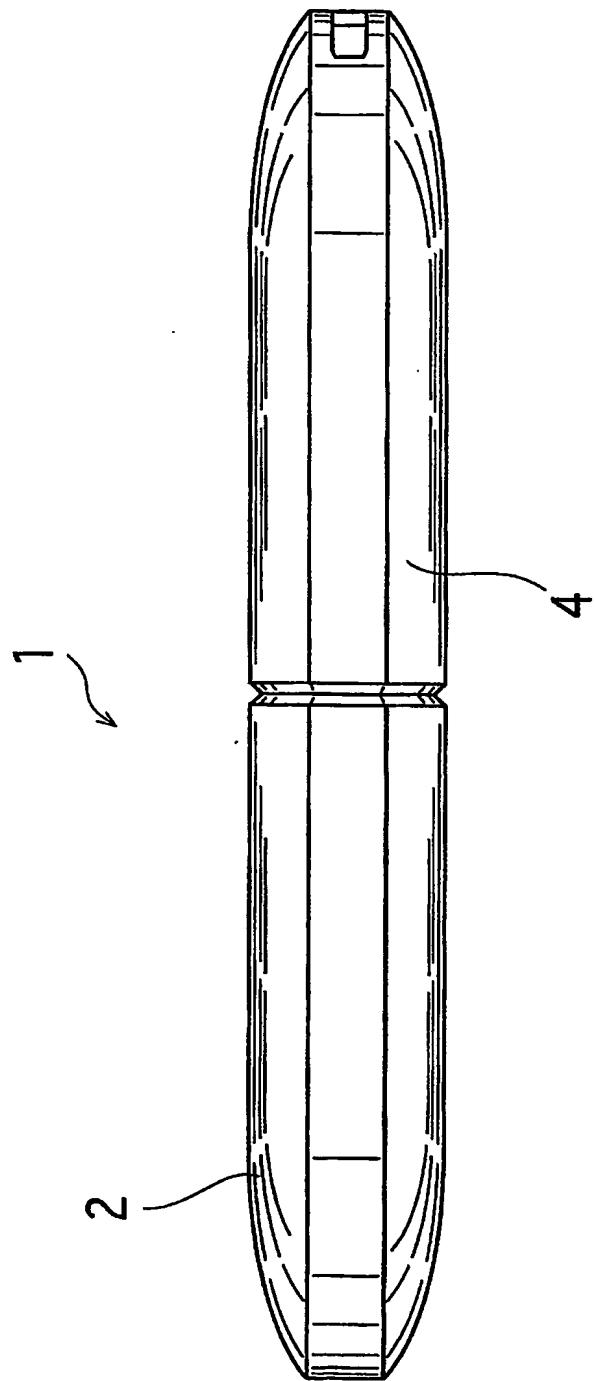


Fig.58

50/51

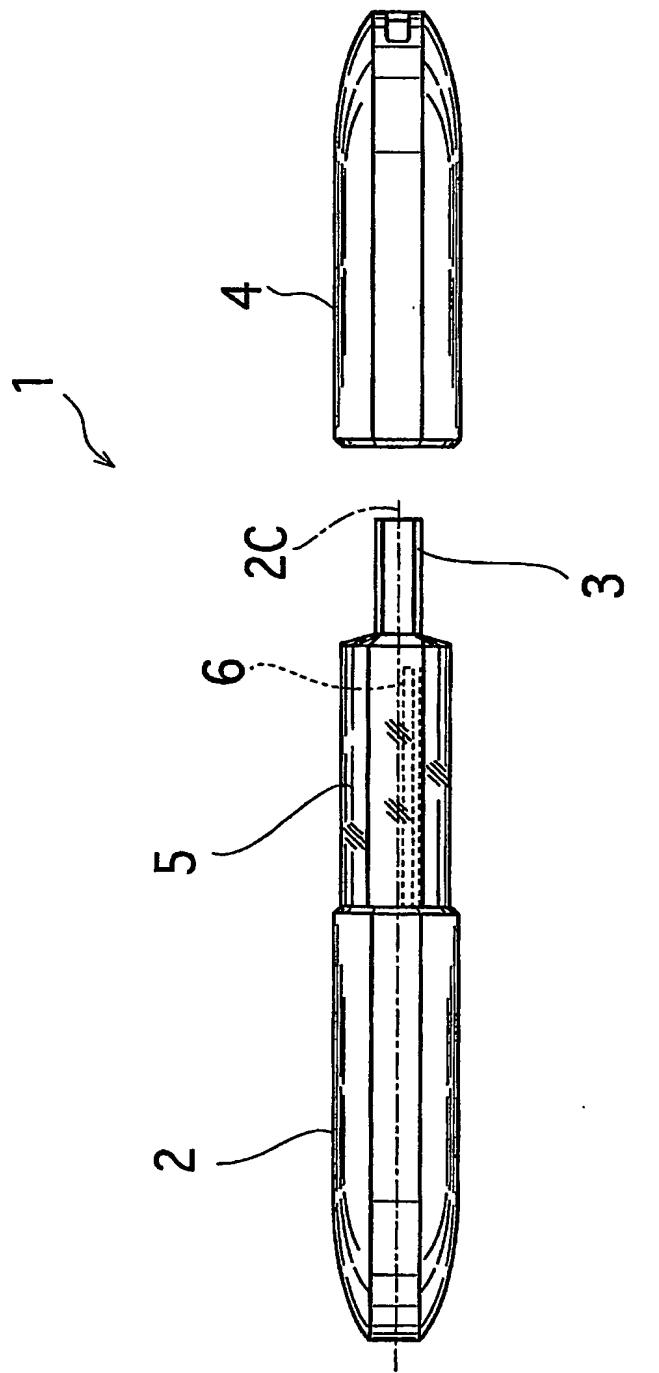


Fig.59

51/51

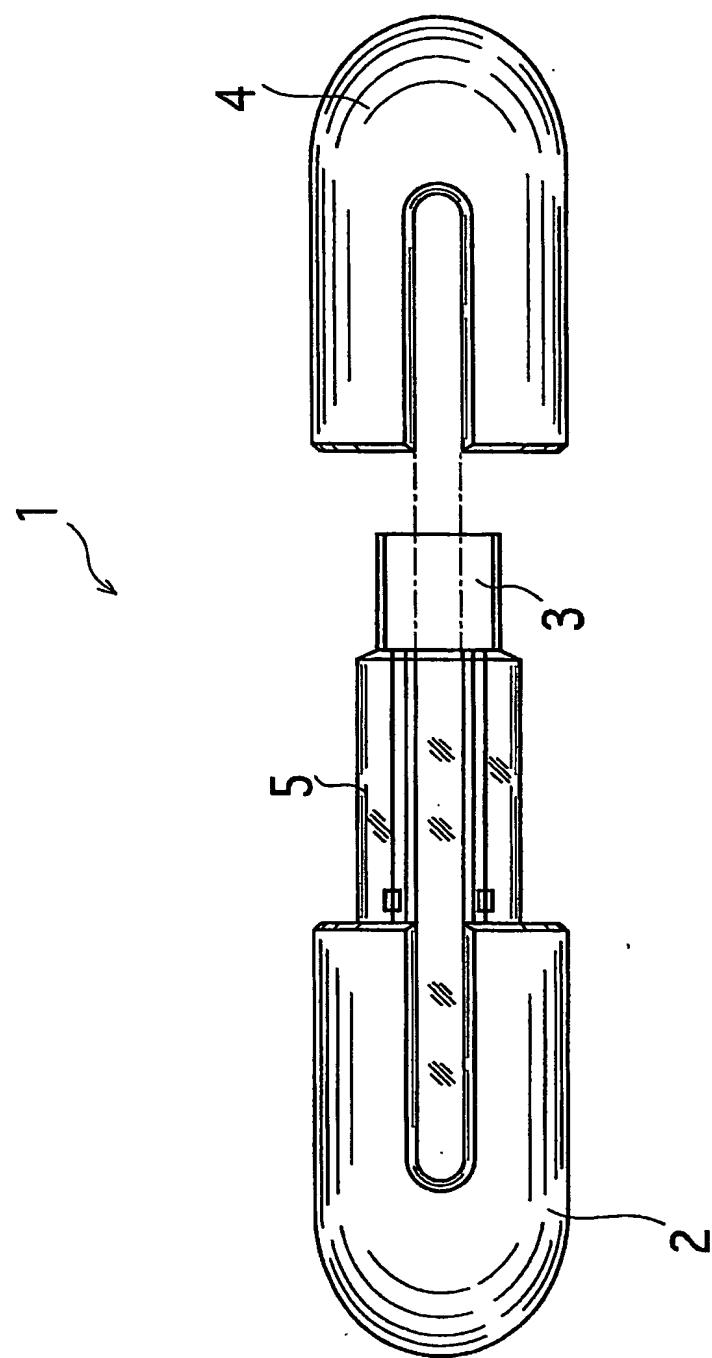


Fig.60

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/000035

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl' G06K19/077, H05K7/14

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl' G06K19/077, H05K7/14

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2004
Kokai Jitsuyo Shinan Koho 1971-2004 Jitsuyo Shinan Toroku Koho 1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 3086524 U (Sentoku Kofun Yugen Koshi), 27 March, 2002 (27.03.02), Full text; all drawings (Family: none)	1-24
A	JP 10-250275 A (Hitachi, Ltd., Hitachi ULSI Systems Co., Ltd.), 22 September, 1998 (22.09.98), Par. Nos. [0109] to [0111]; Fig. 12 (Family: none)	1-24
A	JP 11-099779 A (Oki Electric Industry Co., Ltd.), 13 April, 1999 (13.04.99), Full text; all drawings (Family: none)	1-24

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:
 "A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier document but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
06 April, 2004 (06.04.04)Date of mailing of the international search report
27 April, 2004 (27.04.04)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl' G06K19/077, H05K7/14

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int. Cl' G06K19/077, H05K7/14

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2004年
日本国登録実用新案公報 1994-2004年
日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 3086524 U (宜得股▲ふん▼有限公司) 2002.03.27, 全文, 全図 (ファミリーなし)	1-24
A	JP 10-250275 A (株式会社日立製作所, 株式会社日立超エル・エス ・アイ・システムズ) 1998.09.22, 第【0109】-【0111】 段落, 図12 (ファミリーなし)	1-24
A	JP 11-099779 A (沖電気工業株式会社) 1999.04.13, 全文, 全図 (ファミリーなし)	1-24

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示す
もの

「E」国際出願日前の出願または特許であるが、国際出願日
以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行
日若しくは他の特別な理由を確立するために引用する
文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって
出願と矛盾するものではなく、発明の原理又は理論
の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明
の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以
上の文献との、当業者にとって自明である組合せに
よって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

06.04.2004

国際調査報告の発送日 27.4.2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

前田 浩

5B 2943

電話番号 03-3581-1101 内線 3545

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.